

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-217550

(43)Date of publication of application : 10. 08. 2001

---

(51)Int. Cl. H05K 3/46

H01L 23/12

H05K 1/02

H05K 1/11

---

(21)Application number : 2000- (71)Applicant : IBIDEN CO LTD  
245656

(22)Date of filing : 14. 08. 2000 (72)Inventor : ASAI MOTOO  
KARIYA TAKASHI

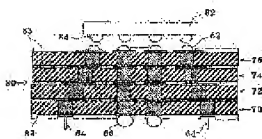
---

(30)Priority

Priority 11335534 Priority 26. 11. 1999 Priority JP  
number : date : country :

---

(54) MULTILAYER CIRCUIT BOARD AND SEMICONDUCTOR DEVICE



(57)Abstract:

PROBLEM TO BE SOLVED: To provide a multilayer circuit board advantageous for increasing the wiring density and mounting electronic components at higher densities.

SOLUTION: The multilayer circuit board and semiconductor device

including electronic components mounted on this circuit board are characterized as follows. A plurality of circuit boards each having conductor circuits on one or both surfaces of an insulative hard base and vias composed of a conductive substance filled in holes piercing the insulative hard base to reach the conductor circuits are laminated through adhesive layers and heated and pressed en bloc, solder bumps are formed just above the vias on the surface of the outermost conductor layer of one of the laminated circuit boards and electrically connected to these vias, and conductive pins or conductive balls are disposed just above the vias on the surface of the outermost conductor layer of the other circuit board and electrically connected to these vias.

---

#### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's  
decision of rejection]

[Kind of final disposal of  
application other than the  
examiner's decision of rejection or  
application converted registration]

[Date of final disposal for  
application]

[Patent number]

[Date of registration]

[Number of appeal against  
examiner's decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2003 Japan Patent Office

#### \* NOTICES \*

JPO and NCIP are not responsible for any  
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## CLAIMS

---

### [Claim(s)]

[Claim 1] The laminating of two or more sheets of the circuit board which have the beer hall where it comes to fill [ the conductive matter ] up opening which arrives at a circuit is carried out through an adhesives layer. one side or both sides of an insulating hard base material -- a conductor -- a circuit -- having -- this insulating hard base material -- penetrating -- said conductor -- In the multilayered circuit board formed by carrying out hot press collectively, while is located in the outermost part among said two or more circuit boards by which the laminating was carried out. On the surface of the circuit board In the front face of the circuit board of another side which is located in right above [ of the above-mentioned beer hall ], and the conductive bump connected electrically is formed in the beer hall, and is located in the outermost part The multilayered circuit board characterized by arranging the conductive pin or the conductive conductive ball which is located in right above [ of said beer hall ], and is electrically connected to the beer hall.

[Claim 2] one side of an insulating hard base material -- a conductor -- a circuit -- having -- this insulating hard base material -- penetrating -- said conductor -- with two or more sheets of the one side circuit board which have the beer hall where it comes to fill up the conductive matter in opening which arrives at a circuit The laminating of the one side circuit board which has opening which arrives at a circuit is carried out through an adhesives layer, respectively. one side of an insulating hard base material -- a conductor -- a circuit -- having -- this insulating hard base material -- penetrating -- said conductor -- In the multilayered circuit board formed by carrying out hot press collectively, while is located in the outermost part among said two or more circuit boards by which the laminating was carried out. On the surface of the circuit board In opening of the circuit board of another side which is located in right above [ of the above-mentioned beer hall ], and the conductive bump connected electrically is formed in the beer hall, and is located in the outermost part the conductor of the circuit board -- the multilayered circuit board characterized by arranging in a circuit the conductive pin or the conductive conductive ball connected electrically.

[Claim 3] the letter of a projection which connects electrically to the beer hall each circuit board which constitutes said multilayered circuit

board corresponding to the beer hall location -- the multilayered circuit board according to claim 1 or 2 characterized by forming the conductor.

[Claim 4] The conductive matter with which the beer hall of each circuit board which constitutes said multilayered circuit board is filled up is a multilayered circuit board according to claim 1 or 2 characterized by being the metal plating layer formed of electrolysis plating processing.

[Claim 5] The distance between the adjoining beer halls formed in said each circuit board is a multilayered circuit board according to claim 1 or 2 characterized by being formed so that it may become large as it goes to the circuit board of another side from one [ said ] circuit board.

[Claim 6] The semiconductor device which comes to contain the electronic parts electrically connected to the conductive bump formed in a multilayered circuit board according to claim 1 to 5 and the circuit board of the outermost part of the multilayered circuit board.

[Claim 7] The semiconductor device according to claim 6 which comes to connect a capacitor chip with the front face of the circuit board and other circuit boards of the outermost part which counters electrically while a stiffener is arranged at the periphery section of the outermost circuit board which carries said electronic parts.

[Claim 8] Have the beer hall where it comes to fill [ electrolysis plating ] up opening which arrives at a circuit, and it corresponds to that beer hall location. one side or both sides of an insulating hard base material -- a conductor -- a circuit -- having -- this insulating hard base material -- penetrating -- said conductor -- the letter of a projection electrically connected to the beer hall -- with the multilayered circuit board formed by carrying out a laminating through an adhesives layer, and carrying out hot press of two or more sheets of the circuit board which come to have a conductor collectively In the semiconductor device which comes to contain electronic parts, such as an LSI chip electrically connected to the circuit board located in the outermost part of the multilayered circuit board While is located in said outermost part. On the surface of the circuit board While the conductive bump who is located in right above [ of said beer hall ], and is electrically connected to the beer hall is formed In the front face of the circuit board in which said electronic parts were electrically connected to to the conductive bump, and said electronic parts were carried, and the circuit board located in the outermost part in the opposite side The semiconductor device characterized by connecting the chip capacitor electrically to the beer hall which is directly under

[ said ] electronic parts.

[Claim 9] The semiconductor device according to claim 8 characterized by pasting up and fixing the stiffener at the periphery section of the circuit board in which said electronic parts were carried.

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

#### DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] The multilayered circuit board formed by this invention's relating to a multilayered circuit board advantageous to super-high density wiring, carrying out the laminating of the one side circuit board to the both sides, respectively by using as a core two or more sheets of the one side circuit board which have a restoration beer hall especially, or the double-sided circuit board, and carrying out package hot press of the circuit boards by which the laminating was carried out through adhesives, and the semiconductor device using the multilayered circuit board are proposed.

[0002]

[Description of the Prior Art] An LSI chip etc. goes away in the front face of the outermost part of a multilayered circuit board, and \*\*\*\*\* electronic parts are carried in it. As an approach of carrying electronic parts in such a multilayered circuit board the conductor formed in the front face of the outermost part of a multilayered circuit board -- in the predetermined location on a circuit The component hole for inserting the terminal area of electronic parts and the land for connection which has mist and a big path in the part surrounding the component hole from the path of a component hole are made to form. The pin mounting method by which the lead group of electronic parts is

connected here with soldering, Cream solder is beforehand applied on the land made to form in the predetermined location on a circuit. a conductor -- After laying so that the terminal area of electronic parts may contact cream solder, the surface mount method to which electronic parts are connected is held by carrying out a reflow within the ambient atmosphere maintained in the temperature requirement which solder fuses. [0003]

[Problem(s) to be Solved by the Invention] however -- the above approaches -- a conductor -- it is indispensable to prepare on a circuit the land which has the path of moderate magnitude. however, the request of the miniaturization of electronic equipment in recent years, and advanced features -- following -- the number of loading of electronic parts -- \*\* -- < -- if it becomes, so that the gross area of a land cannot be disregarded -- size -- coming -- < -- it had become the inhibition factor of densification.

[0004] moreover, the solder resist for preventing that solder flows to an unnecessary part in the case of soldering for connecting electronic parts, and a short circuit, an open circuit, etc. take place -- beforehand -- applying -- < -- things are also indispensable. For this reason, in consideration of the location gap error in the case of solder resist printing, allowances needed to be seen and designed between wiring, and this had also become the inhibition factor of densification.

[0005] The place which it is developed in order that this invention may solve the technical problem which the conventional technique holds, and which was mentioned above, and is made into the purpose is to propose the semiconductor device using the possible multilayered circuit board and possible it of densification.

[0006]

[Means for Solving the Problem] Artificers hit on an idea of the contents shown below to invention considered as a summary configuration, as a result of inquiring wholeheartedly towards implementation of the above-mentioned purpose. It has a circuit. namely, the multilayered circuit board of (1) this invention -- one side or both sides of an insulating hard base material -- a conductor -- The laminating of two or more sheets of the circuit board which have the beer hall where it comes to fill [ the conductive matter ] up opening which arrives at a circuit is carried out through an adhesives layer. this insulating hard base material -- penetrating -- a conductor -- In the multilayered circuit board formed by carrying out hot press collectively, while is located in the outermost part among two or more circuit boards by which the laminating was carried out [ above-mentioned ]. On the surface of the

circuit board In the front face of the circuit board of another side which the conductive bump who is located in right above [ of the above-mentioned beer hall ], and is electrically connected to the beer hall is formed, and is located in the outermost part It is characterized by arranging the conductive pin or the conductive conductive ball which is located in right above [ of the above-mentioned beer hall ], and is electrically connected to the beer hall.

[0007] (2) moreover, the multilayered circuit board of this invention -- one side of an insulating hard base material -- a conductor -- a circuit -- having -- this insulating hard base material -- penetrating -- said conductor -- with two or more sheets of the one side circuit board which have the beer hall where it comes to fill [ the conductive matter ] up opening which arrives at a circuit The laminating of the one side circuit board which has opening which arrives at a circuit is carried out through an adhesives layer, respectively. one side of an insulating hard base material -- a conductor -- a circuit -- having -- this insulating hard base material -- penetrating -- said conductor -- In the multilayered circuit board formed by carrying out hot press collectively, while is located in the outermost part among said two or more circuit boards by which the laminating was carried out. On the surface of the circuit board In opening of the circuit board of another side which is located in right above [ of the above-mentioned beer hall ], and the conductive bump connected electrically is formed in the beer hall, and is located in the outermost part the conductor of the circuit board -- it is characterized by arranging in a circuit the conductive pin or the conductive conductive ball connected electrically.

[0008] the letter of a projection which is electrically connected to each circuit board which constitutes the above (1) and the multilayered circuit board of (2) in the beer hall corresponding to the beer hall location, and projects from the front face of the circuit board -- it is desirable to form the conductor.

[0009] Moreover, as for the conductive matter with which the beer hall of each circuit board which constitutes the above (1) and the multilayered circuit board of (2) is filled up, it is desirable that it is the metal plating by electrolysis plating processing.

[0010] Furthermore, in \*\*\*\*\* (1) and the multilayered circuit board of (2), being formed so that it may become large is desirable as the distance between the adjoining beer halls formed in each circuit board by which a laminating is carried out goes to the circuit board of another side from one [ said ] circuit board.

[0011] (3) Moreover, it is characterized by the semiconductor device of

this invention coming to contain the electronic parts electrically connected to the conductive bump formed in a multilayered circuit board according to claim 1 to 9 and one circuit board of the outermost part of the multilayered circuit board.

[0012] While a stiffener is arranged at the periphery section of the circuit board which carries the above-mentioned electronic parts, it is desirable to connect a chip capacitor electrically to the beer hall in the location which counters an electronic-parts helicopter loading site among the beer halls formed in the circuit board of the outermost part which counters the circuit board.

[0013] (4) It has a circuit. moreover, the semiconductor device of this invention -- one side or both sides of an insulating hard base material -- a conductor -- Have the beer hall where it comes to fill

[ electrolysis plating ] up opening which arrives at a circuit, and it corresponds to that beer hall location. this insulating hard base material -- penetrating -- said conductor -- the letter of a projection electrically connected to the beer hall -- with the multilayered circuit board formed by carrying out a laminating through an adhesives layer, and carrying out hot press of two or more sheets of the circuit board which come to have a conductor collectively In the semiconductor device which comes to contain electronic parts, such as an LSI chip electrically connected to the circuit board located in the outermost part of the multilayered circuit board While is located in said outermost part. On the surface of the circuit board While the conductive bump who is located in right above [ of said beer hall ], and connects with the beer hall electrically is formed It is characterized by connecting said electronic parts electrically to the conductive bump, and connecting the chip capacitor to the front face of the circuit board in which said electronic parts were carried, and the circuit board located in the outermost part in the opposite side electrically to the beer hall which is directly under [ said ] electronic parts.

[0014] In the above-mentioned semiconductor device, it is desirable to paste up and fix the stiffener for curvature prevention of a substrate in the periphery section of the circuit board in which electronic parts were carried.

[0015]

[Embodiment of the Invention] The circuit board which has the beer hall where it comes to fill [ the conductive matter ] up opening which arrives at a circuit is made into a configuration unit. this invention -- one side or both sides of an insulating hard base material -- a conductor -- a circuit -- having -- this insulating hard base material --



- penetrating -- said conductor -- Combine appropriately [ these / two or more ], or it adds to these one side or the double-sided circuit board if needed. although it has the beer hall where opening was filled up with the conductive matter -- a conductor -- it is in the point using the multilayered circuit board fabricated by carrying out hot press collectively as a package substrate, after combining with the circuit board which does not have a circuit and carrying out a laminating through an adhesives layer.

[0016] While is located in the outermost part among two or more circuit boards by which a laminating and package press forming were carried out. Namely, on the surface of the circuit board The conductive bump who is located in right above [ of a beer hall ] and is electrically connected to a beer hall in order to connect with the terminal for connection of electronic parts is formed. Moreover, the description is in the point that the conductive pin or the conductive ball which is located in right above [ of a beer hall ] and is electrically connected to the beer hall is arranged in order to connect with the hole for connection or the pad for connection on a mother board in the front face of the circuit board of another side located in the outermost part.

[0017] \*\* In constituting the above-mentioned multilayering substrate using one side circuit board A-D of four sheets While is located in the outermost part as shown in drawing 1 . For example, in the front face of the circuit board A a conductor -- the letter of a projection connected to the front face of the circuit board D of another side which a circuit is exposed and is located in the outermost part in a beer hall -- the front face of the circuit boards A and D located in the outermost part as it becomes the structure which the conductor exposed and is shown in drawing 2 -- a conductor -- it becomes the structure which the circuit exposed.

[0018] \*\* the front face of the circuit boards A and C which it locates in the outermost part again as shown in drawing 3 in constituting the above-mentioned multilayered circuit board using the one side circuit boards A, B, and C of three sheets, and the double-sided circuit board E of one sheet -- respectively -- a conductor -- it becomes the structure which the circuit exposed.

[0019] \*\* further -- the above-mentioned multilayered circuit board -- the one side circuit boards A, B, and C of three sheets, and the conductor of one sheet -- the letter of a projection which it connects to the front face of the circuit boards A and F located in the outermost part in a beer hall, respectively as shown in drawing 4 in constituting using the circuit board F which does not have a circuit -- it becomes

the structure which the conductor exposed.

[0020] although a multilayered circuit board can be constituted besides combination like the above-mentioned \*\* - \*\* -- the conductor of the outermost circuit board -- the part located in right above [ of a circuit / beer hall ] is formed in contact pads -- having -- moreover, the letter of a projection of the outermost circuit board -- a conductor is fused in case the exposed part is hot press, and it is formed on the front face of an insulating base material at almost circular contact pads.

[0021] the conductor which is exposed to the front face of the circuit board of the maximum upper layer according to combination as shown in drawing 1 -- on a circuit Supply a suitable solder object and a solder bump is formed in order to connect with the electronic parts containing semiconductor chips, such as LSI. moreover, the beer hall location of the circuit board of the lowest layer -- the letter of a projection -- to the contact pads formed with a conductor, it is desirable that T form pin or a solder ball is connected in order to connect with the hole for connection or the pad for connection on a mother board.

[0022] moreover, the conductor exposed to the front face of the circuit board of the maximum upper layer -- T form pin or a solder ball connects by supplying a suitable solder object on a circuit -- having -- the beer hall location of the circuit board of the lowest layer -- the letter of a projection -- a solder bump can also be formed in the contact pads formed with the conductor.

[0023] Also in the configuration by which combination the above-mentioned solder bump It is formed on the contact pads formed with the conductor. it is located in the outermost part -- on the other hand, the conductor of the circuit board -- the letter of a projection of the contact-pads top formed in a part of circuit, or beer hall right above -- the letter of a projection of the beer hall right above which exposes T form pin or a solder ball to the front face of the circuit board of another side located in the outermost part -- the contact-pads top formed with the conductor, or a conductor -- it will be arranged on the contact pads formed in a part of circuit, respectively.

[0024] According to such a configuration, a restoration beer hall is prepared in a multilayered circuit board at high density, and it is located in right above [ beer hall ] which is exposed to the front face of the circuit board located in the outermost part among the beer halls by which densification was carried out in this way. Since a conductive bump, and a conductive pin or a conductive ball is arranged, the wiring layer in a multilayered circuit board It connects with electronic parts

and the mother board containing semiconductor chips, such as LSI, by the shortest wire length through such a conductive bump, a conductive pin, or a conductive ball, and high density wiring-ization is attained.

[0025] Furthermore, since it is the structure which formed one side or the double-sided circuit board with the same ingredient, and carried out the laminating of them, the crack or exfoliation on the basis of an interface resulting from thermal expansion cannot break out easily, therefore the dependability over a heat cycle test also improves.

Moreover, when a multilayered circuit board is constituted only using the one side circuit board, it is not concerned with the existence of wiring formation, but is hard coming to generate curvature.

[0026] Since a conductive bump, a conductive pin, and a conductive ball are located and formed in right above [ beer hall ] which is exposed to the front face of the circuit board located in the outermost part of a multilayered circuit board, it becomes unnecessary moreover, to form a solder resist layer like the conventional technique. The insulating layer of the circuit board located in the outermost part is because the role of a solder resist is played.

[0027] moreover -- the inside of opening of the circuit board of another side which the conductive bump whom is located in right above [ of a beer hall ] and while the multilayered circuit board of this invention is located in the outermost part among two or more circuit boards by which the laminating was carried out connects to the beer hall electrically on the surface of the circuit board is formed, and is located in the outermost part -- the conductor -- the description is in the point that the conductive pin or the conductive conductive ball connected electrically is arranged in a circuit.

[0028] According to such a configuration, one of the circuit boards located in the outermost part of two or more one side circuit boards by which the laminating was carried out functions as the back up plate which does not have a restoration beer hall (because, a beer hall). Since it is smaller than the beer land of a inner layer, the condition at the time of beer formation the pin or the conductive ball of the conductivity in opening prepared in such the circuit board since the insulating layer of the outermost circuit board would press down the perimeter of a beer land -- a conductor -- since it is arranged so that it may connect with a circuit electrically, a solder resist layer is not needed.

[0029] It is characterized by the semiconductor device of this invention coming to contain electronic parts, such as an LSI chip electrically connected to the conductive bump formed in the above-mentioned

multilayered circuit board and the circuit board of the outermost part. According to such a configuration, since a bump's surface smoothness is maintained, it is effective in un-connecting with electronic parts being lost.

[0030] It is desirable to connect a chip capacitor to the beer hall in the location which counters an electronic-parts helicopter loading site among the beer halls formed in the circuit board which carries electronic parts in the circuit board in which electronic parts are carried in the above-mentioned semiconductor device while a stiffener is arranged at the periphery section surrounding electronic parts, and the circuit board of the outermost part which counters directly. According to such a configuration, -izing of the distance between electronic parts, such as an LSI chip, and a chip capacitor can be carried out [ shortest ], and the loop-formation inductance between both can be made small.

[0031] Furthermore, the multilayered circuit board in which the semiconductor device of this invention formed the restoration beer hall with electrolysis plating, While is located in said outermost part coming [ electronic parts, such as an LSI chip electrically connected to the circuit board located in the outermost part of the multilayered circuit board, ]. On the surface of the circuit board While the conductive bump who is located in right above [ of said beer hall ], and connects with the beer hall electrically is formed In the front face of the circuit board in which electronic parts were electrically connected to through the solder ball to the conductive bump, and said electronic parts were carried, and the circuit board located in the outermost part in the opposite side It is characterized by connecting the chip capacitor electrically to the beer hall which is directly under [ said ] electronic parts. According to such a configuration, -izing of the distance between electronic parts, such as LSI, and a chip capacitor can be carried out [ shortest ], and the loop-formation inductance between both can be made small.

[0032] In the above-mentioned semiconductor device, it is desirable for the stiffener for preventing the curvature of the whole substrate resulting from the difference in the coefficient of thermal expansion of each ingredient which constitutes the circuit board to be pasted up and fixed by the periphery section of the circuit board in which electronic parts were carried. As for this stiffener, it is desirable to be arranged so that the perimeter of the electronic parts which were formed from glass-resin composite material like BT, FR4, and FR5 and metallic materials, such as copper, and were carried in the circuit board may be

surrounded.

[0033] The insulating base material used in the multilayered circuit board and semiconductor device by this invention which was mentioned above By being not the prepreg of a semi-hardening condition but the hard insulating base material formed from the resin ingredient hardened completely, and using such an ingredient Since fluctuation of the final thickness of the insulating base material by press \*\* is lost in case copper foil is made to stick by pressure by hot press to up to an insulating base material, a location gap of a beer hall is suppressed to the minimum, and the diameter of a beer land can be made small. Therefore, a wiring pitch can be made small and a wiring consistency can be raised. Moreover, since the thickness of a base material can be substantially kept constant, in forming opening for restoration beer hall formation by laser beam machining, a setup of the laser radiation condition becomes easy.

[0034] It is desirable that the hard base material chosen from a glass fabric epoxy resin base material, a glass fabric bismaleimide triazine resin base material, a glass fabric polyphenylene ether resin base material, an aramid nonwoven fabric-epoxy resin base material, and an aramid nonwoven fabric-polyimide resin base material is used as such an insulating resin base material, and a glass fabric epoxy resin base material is the most desirable.

[0035] Moreover, the thickness of the above-mentioned insulating base material has desirable 20-600 micrometers. The reason is for securing insulation. While reinforcement falls and handling becomes difficult by the thickness of less than 20 micrometers, it is because the dependability over electric insulation becomes low, and if it exceeds 600 micrometers, while detailed opening for beer hall formation will come to be hard, it is because the substrate itself becomes thick.

[0036] As for opening for beer hall formation formed on the glass epoxy group plate which has the thickness of the above-mentioned range, it is desirable that 0.5 - 100mJ and pulse width are formed for pulse energy for 1 to 100 microseconds of the carbon dioxide gas laser by which pulse separation are irradiated in 0.5ms or more, and a shots per hour is irradiated on condition that 3-50, and, as for the diameter of opening, it is desirable that it is the range of 50-250 micrometers. The reason is because connection dependability becomes low, and is because densification will become difficult if it exceeds 250 micrometers while it stops being able to fill up opening with the conductive matter in less than 50 micrometers easily.

[0037] before the opening formation by such carbon dioxide gas laser --

the conductor of an insulating base material -- it is desirable to make a resin film adhere to a circuit forming face and the field of the opposite side, and to perform laser radiation from on the resin film.

[0038] as the protective mask at the time of this resin film carrying out DESUMIA processing of the inside of opening for beer hall formation, and being filled up with metal plating by electrolysis plating processing in opening after [ that ] carrying out DESUMIA processing -- functioning -- moreover, right above [ of the metal plating layer of a beer hall ] -- the letter of a projection -- it functions as a mask for printing for forming a conductor.

[0039] As for the above-mentioned resin film, it is desirable to be formed from the PET film whose thickness of the film itself the thickness of for example, a binder layer is 1-20 micrometers, and is 10-50 micrometers. the letter of a projection which mentions the reason later depending on the thickness of a PET film -- since the height of a conductor is decided -- the thickness of less than 10 micrometers -- the letter of a projection -- the thickness by which the conductor was too low with thickness, tended to become a faulty connection, and exceeded 50 micrometers conversely -- a connection interface -- the letter of a projection -- it is because a conductor spreads too much, so formation of a fine pattern cannot be performed.

[0040] As conductive matter with which the interior of opening which penetrates the above-mentioned insulating base material is filled up, the metal plating formed of a conductive paste or electrolysis plating processing is desirable. Although restoration of a conductive paste is suitable in order to make it simple like a packer, to reduce a manufacturing cost and to raise the yield, metal plating, such as the metal plating formed of electrolysis plating processing in respect of connection dependability, for example, tin, silver, solder, copper/tin, and copper/silver, is desirable, and electrolytic copper plating is the optimal especially.

[0041] thus, the conductor which formed in the insulating base material opening with which the conductive matter was filled up, although the beer hall which connects circuits electrically is formed In the semiconductor device using the multilayered circuit board and it by this invention The beer hall formed in each circuit board by which a laminating is carried out The distance between the adjoining beer hall is the smallest about the circuit board of the outermost part in the side which carries electronic parts, such as an LSI chip. The arrangement consistency of the beer hall formed in each circuit board by which a laminating is formed namely, carried out so that it may become

the largest about other circuit boards of the outermost part in the side connected to a mother board Being formed so that it may become small is desirable as it goes to the circuit board of the side connected to a mother board from the circuit board of the side which carries electronic parts, such as an LSI chip, and according to such a configuration, the leading-about nature of wiring improves.

[0042] the conductor formed in one side or both sides of the above-mentioned insulating base material -- after thickness carries out hot press of the copper foil which is 5-18 micrometers through the resin adhesives layer which had the semi-hardening condition held, as for a circuit, it is desirable to be formed by carrying out suitable etching processing. Since copper foil can be firmly pasted up to an insulating base material by performing such hot press under suitable temperature and welding pressure, being more preferably carried out to the bottom of reduced pressure, and hardening only the resin adhesives layer of a semi-hardening condition, production time is shortened compared with the circuit board using the conventional prepreg.

[0043] such a conductor -- the substrate front face corresponding to [ can use the circuit board by which a circuit is formed in both sides of an insulating base material as a core of a multilayered circuit board, and ] each beer hall -- a conductor -- it is desirable that the beer land (pad) as a part of circuit is formed in the range the aperture of whose is 50-250 micrometers.

[0044] moreover, one side of an insulating base material -- a conductor -- with the double-sided circuit board, the one side circuit board in which a circuit is formed can carry out the laminating only of the one side circuit board, and it is not only used as the circuit board by which a laminating is carried out, but can form a multilayering substrate. such the one side circuit board -- setting -- right above a restoration beer hall -- the letter of a projection -- it is desirable that a conductor is formed.

[0045] the above-mentioned letter of a projection -- as for a conductor, it is desirable to be form from a conductive paste or a low-melt point point metal, and since a conductive paste or a low-melt point point metal carry out heat deformation in the process which carries out the laminating of each circuit board, and carries out hot press collectively, it can obtain the multilayered circuit board which could absorb dispersion in the height of the conductive matter metallurgy group plating layer with which it fills up in said beer hall, so prevented a faulty connection, and is excellent in connection dependability. the above-mentioned letter of a projection -- a conductor is the conductive

matter with which it fills up in a beer hall, for example, the same ingredient as a conductive paste, and, moreover, can also be formed like the same packer.

[0046] The conductive bump formed in the front face of the circuit board in the side which carries electronic parts, such as an LSI chip, among the circuit boards located in the outermost part of the multilayered circuit board formed of the above-mentioned laminating and hot press by being located in right above [ of a beer hall ] is formed in the shape of [ which was shifted a little from the shape for example, of a dot matrix, or it ] a matrix.

[0047] Moreover, the conductive pin or the conductive conductive ball formed in the front face of other circuit boards in the side connected to a mother board among the circuit boards located in the outermost part by being located in right above [ of a beer hall ] is formed like for example, the above-mentioned conductive bump in the shape of [ which was shifted a little from the shape of a dot matrix, and it ] a matrix.

[0048] Hereafter, about how to manufacture the multilayered circuit board of this invention, and the semiconductor device using it, an accompanying drawing is made reference and explained concretely.

(A) In manufacturing the multilayered circuit board concerning formation (1) this invention of the circuit board for laminatings, that by which copper foil 12 was stuck on one side of the insulating base material 10 is used for the circuit board which is to the base which constitutes it as a start ingredient.

[0049] This insulating base material 10 has the most desirable glass fabric epoxy resin base material, although the hard laminating base material chosen from for example, a glass fabric epoxy resin base material, a glass fabric bismaleimide triazine resin base material, a glass fabric polyphenylene ether resin base material, an aramid nonwoven fabric-epoxy resin base material, and an aramid nonwoven fabric-polyimide resin base material may be used.

[0050] The thickness of the above-mentioned insulating base material 10 has desirable 20-600 micrometers. The reason is because the dependability over electric insulation becomes low while reinforcement falls and handling becomes difficult by the thickness of less than 20 micrometers, and the substrate itself becomes thick by the thickness exceeding 600 micrometers while formation of a detailed beer hall and restoration of a conductive paste become difficult.

[0051] Moreover, the thickness of copper foil 12 has desirable 5-18 micrometers. if the reason is because it will penetrate if too thin and is too thick conversely, in case it forms opening for beer hall



formation in an insulating base material using laser beam machining which is mentioned later -- etching -- the conductor of detailed line breadth -- it is because it is hard to form a circuit pattern.

[0052] It is desirable to use the one side copper clad laminate obtained by carrying out the laminating of the prepreg which the epoxy resin was made to \*\*\*\* to glass fabrics, and was made into B stage especially as the above-mentioned insulating base material 10 and copper foil 12, and the copper foil, and carrying out hot press. The reason is that the location of a circuit pattern or a beer hall does not shift during the handling after being etched so that copper foil 12 might mention later, and it excels in location precision.

[0053] (2) next, both sides -- a conductor -- in manufacturing the circuit board in which the circuit was formed, it sticks the protection film 14 on the front face on which the copper foil 12 of such an insulating base material 10 was stuck, and the front face of the opposite side (refer to drawing 6 (a)).

[0054] the letter of a projection which mentions this protection film 14 later -- the polyethylene terephthalate (PET) film which was used as a mask for printing of the conductive paste which forms a conductor, for example, prepared the adhesive layer in the front face may be used. As for said PET film 14, a thing [ as / whose thickness of 1-20 micrometers and the film itself the thickness of a binder layer is 10-50 micrometers ] is used.

[0055] (3) Subsequently, perform carbon-dioxide-gas laser radiation from on the PET film 14 stuck on the insulating base material 10, penetrate the PET film 14, and form the opening 16 which reaches copper foil 12 (or a conductor circuit pattern) from the front face of the insulating base material 10 (refer to drawing 6 (b)). This laser beam machining is performed by pulse oscillation mold carbon-dioxide-gas laser-beam-machining equipment, and, as for that processing condition, it is desirable for 1 - 100 microseconds and pulse separation to be [ pulse energy / for 0.5ms or more and a shots per hour ] within the limits of 3-50 for 0.5 - 100mJ and pulse width. As for the beer aperture which may be formed under such processing conditions, it is desirable that it is 50-250 micrometers.

[0056] (4) In order to remove the resin remnants which remain on the side face and base of opening 16 which were formed at the process of the above (3), perform DESUMIA processing. This DESUMIA processing is performed by oxygen plasma electrodischarge treatment, corona discharge treatment, the ultraviolet-rays lasing, or excimer laser processing. It is desirable by irradiating ultraviolet laser or excimer laser in

opening especially to carry out DESUMIA processing from a viewpoint of reservation of connection dependability.

[0057] The range of 10-30 has [ 3-15kHz and pulse energy / 0.1 - 5mJ and a shots per hour ] a dispatch frequency desirable [ laser radiation conditions in case the ultraviolet-rays laser radiation for example, using the 3rd higher harmonic of YAG performs this DESUMIA processing ].

[0058] (5) Next, perform electrolytic copper plating processing which makes copper foil 12 a plating bar on the following conditions to the substrate by which DESUMIA processing was carried out, and in opening 16, it is filled up with the electrolytic copper plating 18, and form the restoration beer hall 20 (refer to drawing 6 R> 6 (c)). It leaves few clearances filled up with the conductive paste 22 later mentioned in the upper part of opening 16 by this plating processing, and fills up with the electrolytic copper plating 18.

[Electrolytic copper plating water solution]

A copper sulfate and 5 hydrate : 65 g/l leveling agent (the product made from ATOTEKKU, HL) : 20 ml/l sulfuric acid : 220 g/l brightener (the product made from ATOTEKKU, UV) : 0.5 ml/l chlorine ion : 40 ppm

[electrolysis plating conditions]

Bubbling : It is current density by 3.0l./l. : 0.5 A/dm<sup>2</sup> programmed-current value : 0.18 A plating time amount : 130 minutes [0059] (6) the conductor which projected only the part which is filled up with the conductive paste 22 by using the protection film 14 as the mask for printing to the clearance or depression of opening 18 where it did not fill up with the electrolytic copper plating 20 above (5), and is equivalent to the thickness of the protection film 14 from the front face of the insulating base material 10 -- form a part 24 (the following -- " -- the letter of a projection -- a conductor -- " -- \*\* -- it says) (refer to drawing 6 (d)).

[0060] (7) subsequently, the letter of a projection -- form the adhesives layer 26 in the front face of the insulating base material 10 containing a conductor 24 (refer to drawing 6 (e)). these adhesives 26 - - the adhesives of a semi-hardening condition, i.e., B stage, -- it is - - a conductor -- it is for pasting up the copper foil in which a circuit pattern should be formed, for example, an epoxy resin varnish is used, and that thickness has the desirable range of 10-50 micrometers.

[0061] (8) Stick copper foil 28 to the front face of the insulating base material 10 in which the adhesives layer 26 was formed at the process of the above (7) by pressure by hot press, and make it harden the adhesives layer 26 (refer to drawing 6 (f)). copper foil 28 is pasted up on the insulating base material 10 through the hardened adhesives layer 26 in

that case -- having -- the letter of a projection -- a conductor 24 and copper foil 28 are connected electrically. The thickness of this copper foil 28 has desirable 5-18 micrometers.

[0062] (9) subsequently, the etching processing after sticking an etching protection film, respectively on the copper foil 12 stuck on both sides of the insulating base material 10, and 28 and \*\*\*\*(ing) with the mask of a predetermined circuit pattern -- carrying out -- a conductor -- form circuits 30 and 32 (a beer land is included) (refer to drawing 6 (g)).

[0063] the conductor which met the predetermined circuit pattern, exposed and carried out the development, formed etching resist, etched the metal layer of an etching-resist agenesis part, and contained the beer land first in this down stream processing after sticking a photosensitive dry film resist on the front face of copper foil 12 and 28 -- the circuit patterns 30 and 32 are formed. As an etching reagent, at least one sort of water solutions chosen from the water solution of sulfuric-acid passing away hydrogen oxide, persulfate, a cupric chloride, and a ferric chloride are desirable.

[0064] the above-mentioned copper foil 12 and 28 -- etching -- a conductor -- as pretreatment which forms circuits 30 and 32, since a fine pattern is made easy to form, beforehand, the whole surface surface of copper foil can be etched and 1-10 micrometers of thickness can be more preferably made thin to about 2-8 micrometers. a conductor -- although the bore of the beer land as a part of circuit is the same as beer hall aperture almost, as for the outer diameter, it is desirable to be formed in the range of 50-250 micrometers.

[0065] (10) next, the conductor formed at the process of the above (8) - - carry out roughening processing of the front face of circuits 30 and 32 if needed (the display of a roughening layer is omitted), and form the double-sided circuit board 34. This roughening processing is for improving adhesion with an adhesives layer and preventing exfoliation (delamination), in case it multilayers. as a roughening art -- for example, software etching processing and melanism (oxidization) -- 1 reduction processing, formation of the needlelike alloy plating (the product made from the Ebara YUJI light: trade name INTAPURETO) which consists of copper-nickel phosphorus, and the trade name made from MEKKU "MEKKU dirty bond" -- there is surface roughening by the etching reagent.

[0066] in this operation gestalt, formation of the above-mentioned roughening layer is formed using an etching reagent -- desirable -- for example, a conductor -- the front face of a circuit can be formed by carrying out etching processing using an etching reagent from the second

copper complex and the mixed water solution of an organic acid. this etching reagent -- the bottom of oxygen coexistence conditions, such as a spray and bubbling, -- copper -- a conductor -- a circuit pattern can be dissolved and a reaction is presumed to be what advances as follows.  

$$\text{Cu} + \text{Cu}(\text{II}) \text{An} \rightarrow 2\text{Cu}(\text{I}) \text{An}/2 + \text{n} / 402 + \text{nAH} \text{ (aeration)} -$$
  

$$> 2\text{Cu}(\text{II}) \text{An}$$
A shows a complexing agent (it acts as a chelating agent) among  $+ \text{n} / 2\text{H}_2\text{O}$  type, and n shows the coordination number.

[0067] As shown in an upper type, the generated first copper complex dissolves in an operation of an acid, it combines with oxygen, and it turns into the second copper complex, and is again contributed to copper oxidation. The second copper complex used in this invention has the good second copper complex of azoles. The etching reagent which consists of this organic-acid-second copper complex can be dissolved in water, and can prepare the second copper complex and organic acid (the need is accepted and it is the halogen ion) of azoles. Such an etching reagent is for example, an imidazole copper (II) complex. Ten weight sections, glycolic acid Seven weight sections, potassium chloride It is formed from the water solution which mixed 5 weight sections. The double-sided circuit board which constitutes the multilayered circuit board concerning this invention is manufactured according to the process of above-mentioned (1) - (10).

[0068] (11) next, the etching processing after sticking an etching protection film on the copper foil 12 first stuck on the front rear face of such the double-sided circuit board at one side of the insulating base material 10 on the occasion of the manufacture of the one side circuit board by which a laminating is carried out, respectively and \*\*\*\*(ing) with the mask of a predetermined circuit pattern -- carrying out -- a conductor -- form a circuit 40 (a beer land is included) (refer to drawing 7 (b)). the conductor which met the predetermined circuit pattern, exposed and carried out the development, formed etching resist, etched the metal layer of an etching-resist agenesis part, and contained the beer land first in this down stream processing after sticking a photosensitive dry film resist on the front face of copper foil 12 -- the circuit pattern 40 is formed.

[0069] As an etching reagent, at least one sort of water solutions chosen from the water solution of sulfuric-acid passing away hydrogen oxide, persulfate, a cupric chloride, and a ferric chloride are desirable. the above-mentioned copper foil 12 -- etching -- a conductor -- as pretreatment which forms a circuit 40, since a fine pattern is made easy to form, beforehand, the whole surface surface of copper foil can be etched and 1-10 micrometers of thickness can be more preferably

made thin to about 2-8 micrometers.

[0070] (12) one side of the insulating base material 10 -- a conductor -- perform processing according to the process of above-mentioned (2) -- (6), and make the PET film 14 exfoliate from the front face of the insulating base material 10 after that, after forming a circuit 40 (refer to drawing 7 (c) - drawing 7 (e))

[0071] the letter of a projection formed according to the process of the above (6) -- the protrusion height from the front face of the insulating base material 10 of a conductor 44 (the letter of a projection of the double-sided circuit board -- in order to distinguish from a conductor 24, a sign 44 shows) is almost equal to the thickness of the protection film 14, and its range of 5-30 micrometers is desirable. if the reason tends to invite a faulty connection in less than 5 micrometers and 30 micrometers is exceeded, while resistance will become high -- a hot press process -- setting -- the letter of a projection -- it is because it spreads too much along the front face of an insulating substrate when a conductor 24 carries out heat deformation, so it becomes impossible to form a fine pattern.

[0072] moreover, the above-mentioned letter of a projection -- as for a conductor 44, it is desirable to carry out precure. the reason -- the letter of a projection -- the conductor of other circuit boards by which a laminating is carried out before a conductor 44 is hard also in the state of semi-hardening and an adhesives layer softens in the phase of a laminating press -- it is because a circuit (contact pads) and electric contact are attained. such a letter of a projection -- since a conductor 44 deforms at the time of hot press and a touch area increases -- flow resistance -- low -- it can carry out -- further -- the letter of a projection -- dispersion in the height of a conductor 44 is corrected.

[0073] (13) subsequently, the letter of a projection of the insulating base material 10 -- apply the resin adhesives 46 to the front face containing a conductor 44 (refer to drawing 7 (f)). such resin adhesives -- for example, the letter of a projection of the insulating base material 10 -- the whole front face containing a conductor 44, or the letter of a projection -- it is formed as an adhesives layer which is applied to the front face which does not contain a conductor 44, and consists of non-hardening resin in the condition of having been dried. As for this adhesives layer, it is desirable to carry out precure, since handling becomes easy, and that thickness has the desirable range of 5-50 micrometers.

[0074] As for said adhesives layer 46, consisting of organic system adhesives is desirable, and it is desirable that they are an epoxy resin,

polyimide resin, the heat-curing mold poly FENOREN ether (PPE), the compound resin of an epoxy resin and thermoplastics, the compound resin of an epoxy resin and silicone \*\*\*\*, and at least one sort of resin chosen from BT resin as organic system adhesives. The method of application of the non-hardening resin which is organic system adhesives can use curtain coater, a spin coater, a roll coater, a spray coat, screen-stencil, etc. Moreover, formation of an adhesives layer can be performed also by laminating an adhesives sheet.

[0075] It has a circuit 40. the above-mentioned one side circuit board 50 -- one front face of the insulating base material 10 -- a conductor -- It has a conductor 44. the letter of a projection in which some conductive pastes are formed by exposing on the surface of another side -- further -- the letter of a projection, although it has the adhesives layer 46 on the front face of the insulating base material 10 containing a conductor 44, and it is formed in it, and laminating adhesion is carried out mutually, or laminating adhesion of two or more of those sheets is carried out at the double-sided circuit board 34 manufactured beforehand and the multilayering substrate 60 is formed As for the resin adhesives 46, being used in such a laminating phase is desirable.

[0076] (B) The four-layer substrate with which it comes to carry out the laminating of the one side circuit boards 50, 52, and 54 of three sheets is unified by one press forming whenever [ stoving temperature ] under the conditions of 150-200 degrees C and welding-pressure 1M-4MPa, and the multilayering substrate 60 is formed in both sides of the double-sided circuit board 34 manufactured according to each down stream processing of the multilayering above (A) of the circuit board for laminatings (refer to drawing 8 ). Under the above conditions, by heating to pressurization and coincidence, the adhesives layer 46 of each one side circuit board hardens, and adhesion firm between the adjoining one side circuit boards is performed. In addition, as hot press, it is suitable to use a vacuum heat press. With the gestalt of operation mentioned above, although it multilayered to four layers using the double-sided circuit board of one layer, and the one side circuit board of three layers, it is applicable also to the multilayering exceeding five layers or six layers.

[0077] (C) The inside of the multilayered circuit board which was formed according to each down stream processing of the arrangement above (B) of a conductive bump, a pin, and a ball, A conductive pin or a conductive ball is arranged in the circuit board of another side which prepares a conductive bump in the circuit board located in the outermost part, and it is made to carry electronic parts, such as LSI, directly, and is

located in the outermost part. It constitutes as a package substrate directly connectable with the terminal for connection or the conductive ball on a mother board.

[0078] for example, the conductor of the circuit boards 50 and 54 with which the multilayering substrate 60 as show in drawing 8 be locate in the outermost part -- the structure which the circuit 40 exposed outside, respectively -- it be -- the case of such a multilayering substrate -- each conductor -- the suitable solder pad section located in right above [ beer hall ] prepare on a circuit 40, a solder object suitable on these solder pad sections supply, and form a conductive bump 62, or it constitute so that a conductive pin 64 or a conductive ball 66 may connect.

[0079] In addition, as a solder object which forms the conductive bump 62, it is desirable that the melting point uses 230 degrees C - 270 degrees C, tin / antimony solder with the comparatively high melting point, tin / silver solder, and tin / silver / copper solder as a solder object which connects the conductive pin 64 and the conductive ball 66 using tin / lead solder with the melting point low in comparison (melting point of 183 degrees C), or tin / silver solder (melting point of 220 degrees C).

[0080] The four-layer substrate with which it comes to carry out the laminating of the one side circuit boards 70, 72, 74, and 76 of four sheets as shown in drawing 9 one by one moreover, under suitable heating and pressurization conditions In using the multilayering substrate 80 unified by one press forming the letter of a projection which while is located in the outermost part and the circuit board 70 has directly under the beer hall -- a conductor -- fusing -- contact pads almost circular on the front face of the insulating base material 10 -- forming -- the circuit board 76 of another side -- the conductor -- the part of the beer hall right above of a circuit 40 serves as structure formed in contact pads.

[0081] In the case of such a multilayering substrate 80, the circuit board 70 of the lowest layer On the contact pads directly under the beer hall, the conductive pin 64 or the conductive ball 66 is connected. It connects with the terminal for connection or solder ball of a mother board (illustration was omitted). Moreover, the circuit board 76 of the maximum upper layer the conductor -- the conductive bump 62 is formed on the contact pads formed in a part of circuit 40, and it is constituted so that it may connect with the solder ball 84 of the electronic parts 82, such as an LSI chip, (refer to drawing 10 ). Moreover, a semiconductor device is constituted as the whole including the

multilayering substrate 80 containing a conductive pad, a conductive pin, or a conductive ball, the electronic parts 82 carried on the multilayering substrate 80, and the mother board in which the multilayering substrate 80 is attached.

[0082] Drawing 11 shows other semiconductor devices with which the chip capacitor 86 was connected and fixed to the circuit board 70, and the stiffener 88 for curvature prevention has fixed while it is located in the outermost part of the multilayering substrate 80 along the periphery edge of the circuit board 76 of another side. In such a semiconductor device, a chip capacitor 86 is formed from high dielectrics, such as ceramics and barium titanate, and it connects with the beer hall located directly under the carried electronic parts 82 electrically, and it can aim at reduction of a loop-formation inductance. Moreover, the stiffener 88 was formed from glass epoxy composite material like BT, FR4, and FR5, and metallic materials, such as copper, and has prevented the curvature resulting from the difference of the amount of thermal expansion of each ingredient which constitutes the circuit board.

[0083] As shown in drawing 12, furthermore, one side of the circuit board of the outermost part which constitutes the multilayering substrate 80 The conductive bump 62 is formed on the contact pads formed in the circuit 40. the conductor -- the circuit board (here circuit board 70 of the lowest layer) of another side the conductor which considers as a configuration which does not fill up with an electrolytic copper plating layer the opening 16 prepared in the insulating base material 10, and is exposed in the opening 16 -- it can also consider as the structure where supplied the suitable solder object to the contact-pads section formed in the circuit 40, and the conductive pin 64 was connected to it. Since the conductive pin 64 is having the perimeter surrounded by the insulating base material 10, it becomes unnecessary for such structure to prepare a solder resist layer anew.

[0084] In addition, as a broken line shows drawing 10 , the solder resist layer 83 may be formed in the front face of the outermost circuit boards 70 and 76. in this case, the thing which the photo-mask film which drew opening is laid, and it exposes and is done to this paint film for a development after applying a solder resist constituent and drying that paint film -- a conductor -- opening to which the solder pad part was exposed among circuits 40 is formed, and the conductive bump 62, the conductive pin 64, or the conductive ball 66 is formed in that exposed solder pad part.

[0085] In the gestalt of the above-mentioned implementation, it is desirable to form the metal layer which consists of "nickel-gold" on



each solder pad section, a nickel layer has desirable 1-7 micrometers, and 0.01-0.06 micrometers of a gold layer are good. This reason is that it will be easy to exfoliate if too thin [ if a nickel layer is too thick, increase of resistance will be caused, and ]. It is because the adhesion effectiveness with a solder object will fall on the other hand if too thin [ if a gold layer is too thick, it will become an increase of cost, and ].

[0086] On the metal layer which consists of nickel-gold prepared on such the solder pad section, a solder object is supplied, a conductive bump is formed by melting and solidification of this solder object, or a conductive pin and a conductive ball are joined to the solder pad section, and a multilayered circuit board is formed.

[0087] A solder replica method and print processes can be used as the supply approach of the above-mentioned solder object. It is the approach of forming a solder pattern by a solder replica method's pasting a solder foil together to prepreg here, and leaving and etching only the part which is equivalent to a part for opening in this solder foil, and considering as a solder carrier film, carrying out the laminating of this solder carrier film so that a solder pattern may contact a pad, after applying flux to a part for solder resist opening of a substrate, and heating and imprinting this. On the other hand, print processes are the printing masks (metal mask) which prepared opening in the part equivalent to a pad. It is the approach of laying in a substrate, and printing and heat-treating soldering paste. Tin-silver, a tin-indium, tin-zinc, a tin-bismuth, etc. can be used as solder. Hereafter, it explains based on an example.

[0088]

[Example] (Example 1)

(1) The one side copper clad laminate obtained by carrying out the laminating of the prepreg which the epoxy resin was made to \*\*\*\* to glass fabrics, and was made into B stage, and the copper foil, and carrying out hot press is used for this circuit board that manufactures first the double-sided circuit board which constitutes a multilayered circuit board as a start ingredient. The thickness of 75 micrometers and copper foil 12 is 12 micrometers, and the thickness of this insulating base material 10 has the binder layer whose thickness is 10 micrometers on the copper foil forming face of this laminate, and the front face of the opposite side, and laminates the PET film [ as / whose thickness of the film itself is 12 micrometers ] 14.

[0089] (2) Subsequently, carbon-dioxide-gas laser radiation was performed from on the PET film 14, the opening 16 for beer hall

formation which penetrates the PET film 14 and the insulating base material 10, and results in copper foil 12 was formed, and DESUMIA processing of the inside of the opening 16 was further carried out by ultraviolet-rays laser radiation. In this example, the laser beam exposure was carried out from the PET film side by the mask imaging method, it is the speed of 100 holes / second, and opening for beer hall formation of 150 micrometerphi was formed in the glass fabric epoxy resin base material of 75 micrometers of base material thickness which used the Mitsubishi Electric high peak short pulse oscillation mold carbon-dioxide-gas laser beam machine for formation of opening for beer hall formation, and laminated the PET film with a thickness of 22 micrometers in the resin side as a whole. Moreover, GT605LDX by Mitsubishi Electric Corp. was used for the ultraviolet-rays laser radiation equipment using the 3rd higher harmonic of YAG for DESUMIA processing, and, for the dispatch frequency, 5kHz and pulse energy were [ 0.8mJ(s) and the shots per hour of the laser radiation conditions for the DESUMIA processing ] 10.

[0090] (3) Perform electrolytic copper plating processing which makes copper foil 12 a plating bar to the substrate which finished DESUMIA processing, leave few clearances to the upper part of opening 16, and in the opening 16, it is filled up with the electrolytic copper plating 18, and form a beer hall 20.

[0091] (4) -- the letter of a projection which is further filled up with the conductive paste 22 by using the PET film 14 as a printing mask on the copper-plating layer 18 with which opening 16 was filled up, and projects by the thickness of the PET film 14 mostly from the front face of the insulating base material 10 -- a conductor 24 is formed.

[0092] (5) next, the epoxy resin adhesive after making the PET film 14 exfoliate from the front face of the insulating base material 10 -- the letter of a projection -- it applied all over the conductor 24 side, desiccation for 30 minutes was performed at 100 degrees C, and the adhesives layer 26 with a thickness of 20 micrometers was formed.

[0093] (6) On the adhesives layer 26 formed above (5), hot press of the copper foil 28 with a thickness of 12 micrometers was carried out whenever [ stoving temperature ] for 180 degrees C, and heating time 70 minutes under conditions with a pressure 2MPa and a degree of vacuum of  $2.5 \times 10^3$  Pa.

[0094] (7) the suitable etching processing for the copper foil 12 and 28 of after that and substrate both sides -- giving -- a conductor -- circuits 30 and 32 (a beer land is included) were formed, and the double-sided circuit board 34 was produced.

[0095] (8) Next, produce the one side circuit board for laminatings. The same one side copper clad laminate as the double-sided circuit board 34 was used for this circuit board as a start ingredient. first, the suitable etching processing for the copper foil 12 on the insulating base material 10 -- giving -- a conductor -- a circuit 40 -- forming -- further -- a conductor -- the PET film 14 was laminated on the front face of the insulating base material 10 located in a circuit 40 and the opposite side.

[0096] (9) By processing after that according to the process of above-mentioned (2) - (5) one front face of the insulating base material 10 -- a conductor -- a circuit 40 forms -- having -- the conductor from the field of another side of the insulating base material 10, while filling up with the electrolytic copper plating 18 in opening which arrives at a circuit 40 the electrolytic copper plating 18 top -- the letter of a projection -- a conductor 44 forms -- having -- further -- the letter of a projection -- epoxy resin adhesive 46 was applied to the front face of the insulating base material 10 containing a conductor 44. Precure of this epoxy resin adhesive was carried out, it formed the adhesives layer for multilayering, and produced such the three one side circuit boards 50.

[0097] (10) The above (1) All layers created the multilayering substrate 60 which has IVH structure by carrying out a stack to a position as shows the double-sided circuit board 34 of one sheet formed of processing of - (9), and the one side circuit boards 50, 52, and 54 of three sheets to drawing 3 , and carrying out a laminating package press at the temperature of 180 degrees C using a vacuum heat press (refer to drawing 8 ).

[0098] (11) The inside of the circuit board of the outermost part which constitutes such a multilayered circuit board 60, The T pin 64 or the solder ball 66 is connected on a circuit 40 with the tin / antimony solder whose melting temperature is about 230 degrees C. the conductor of one circuit board 50 (lower layer substrate) -- the conductor of the circuit board 54 (the upper substrate) of another side -- on a circuit 40 Supply the solder object with which melting temperature consists of tin / lead solder which is about 183 degrees C, form the solder bump 62, manufacture a multilayered circuit board, and further, where electronic parts 82 are laid in the upper circuit board of this multilayered circuit board The semiconductor device which consists of a multilayered circuit board and electronic parts was manufactured by carrying out a reflow within the ambient atmosphere tin / near the lead solder melting point, and making the solder bump 62 do melting fixing of the solder

ball 84 of electronic parts 82.

[0099] A laminating is carried out to a predetermined location as shows the one side circuit board of four layers to drawing 1. (Example 2) A solder bump is formed to a circuit (contact pads). by carrying out package hot press, a multilayering substrate is formed and it is located in the outermost part -- on the other hand, the conductor of the circuit board -- the letter of a projection exposed to the outside of the circuit board of another side -- the multilayered circuit board and the semiconductor device were manufactured like the example 1 to the contact pads with which hot press of the conductor was carried out, and it was formed except T pin or the solder ball having pasted up.

[0100] (Example 3) As shown in drawing 12, one side of the circuit board located in the outermost part among the one side circuit boards of four layers A conductive bump is formed on the contact pads formed in the circuit. the conductor -- the circuit board of another side It considers as a configuration which does not fill up with an electrolytic copper plating layer opening prepared in the insulating base material. the conductor exposed in the opening -- the multilayered circuit board and the semiconductor device were manufactured like the example 1 except having considered as the structure where supplied the solder object to the contact pads formed in the circuit, and the conductive pin 64 was connected to them.

[0101] About the above-mentioned examples 1-3, as a result of investigating the wire length, the number of land formation, and land gross area from an LSI chip to a solder bump, and BGA (ball grid array) or PGA (pin grid array), it was set to  $8 / 10 - 1/2$  by wiring die length, and 1.5 to 2.0 times and land area were set to  $2 / 3 - 8/10$ , and high density wiring of the number of land formation was attained from the conventional printed wired board.

[0102]

[Effect of the Invention] It has a circuit. according to [ as explained above ] the multilayered circuit board of this invention -- hard one side or hard both sides of an insulating base material -- a conductor -- a conductor -- among the multilayering substrates formed by carrying out the laminating of two or more sheets of the circuit board which have the beer hall filled up with the conductive matter to detailed opening formed by laser radiation from the circuit forming face and the field of the opposite side, and carrying out package hot press to it Since it constituted in the package substrate with which the conductive bump was formed directly under [ the ] the beer hall at the circuit board, and while it is in the outermost part arranged the conductive pin or the

conductive ball directly under [ the ] the beer hall at the circuit board of another side Since the conductive bump who makes electrical installation with electronic parts or a mother board on the front face of the outermost part of a multilayering substrate, a conductive pin, or a conductive ball can be arranged to high density while being able to carry out the densification of the wiring in a multilayering substrate The high density assembly of high density wiring and electronic parts becomes possible. Moreover, since it is the structure where stress is also eased, there is also no curvature in wiring and the surface smoothness of T pin or a conductive bump can also be secured.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

#### DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is drawing showing the 1 laminating condition of the one side circuit board which constitutes the multilayered circuit board concerning this invention.

[Drawing 2] It is drawing showing other laminating conditions of the one side circuit board which constitutes the multilayered circuit board concerning this invention.

[Drawing 3] It is drawing showing the laminating condition of others of the one side circuit board which constitutes the multilayered circuit board concerning this invention.

[Drawing 4] It is drawing of the one side circuit board which constitutes the multilayered circuit board concerning this invention showing other laminating conditions further.

[Drawing 5] (a) - (g) It is drawing showing a part of production process of the double-sided circuit board which constitutes the multilayered circuit board concerning this invention.

[Drawing 6] (a) - (f) It is drawing showing a part of production process of the one side circuit board which constitutes the multilayered circuit board concerning this invention.

[Drawing 7] It is drawing showing 1 operation gestalt of the multilayered circuit board concerning this invention.

[Drawing 8] It is drawing for explaining the beer hall location of the one side circuit board which constitutes the multilayered circuit board concerning this invention.

[Drawing 9] It is drawing showing other operation gestalten of the multilayered circuit board concerning this invention.

[Drawing 10] It is drawing showing the operation gestalt of further others of the multilayered circuit board concerning this invention.

[Drawing 11] It is drawing showing other operation gestalten of the multilayered circuit board concerning this invention.

[Description of Notations]

10 Insulating Base Material

12 Copper Foil

14 Protection Film

16 Opening for Beer Hall Formation

18 Electrolytic Copper Plating

20 Restoration Beer Hall

22 42 Conductive paste

24 and 44 the letter of a projection -- conductor

26 46 Resin adhesives layer

28 Copper Foil

30 and 32 a conductor -- circuit

34 Double-sided Circuit Board

40 Conductor -- Circuit

50 One Side -- Conductor -- Circuit

60 80 Multilayering substrate

62 Solder Bump

64 Pin

66 Solder Ball

70, 72, 74, 76 One side circuit board

82 Electronic Parts, Such as LSI

83 Solder Resist Layer

84 Solder Ball

86 Chip Capacitor

88 Stiffener

---

[Translation done.]

\* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

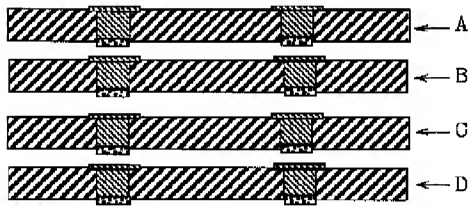
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

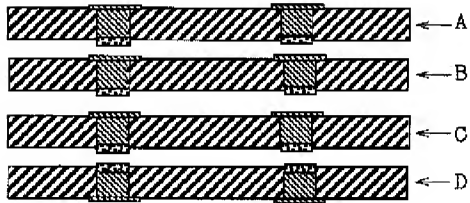
## DRAWINGS

---

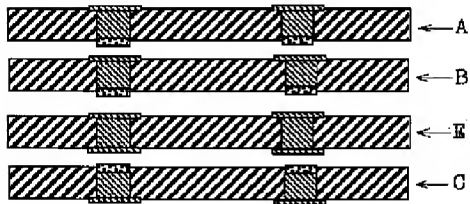
[Drawing 1]



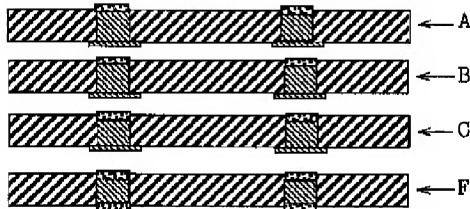
[Drawing 2]



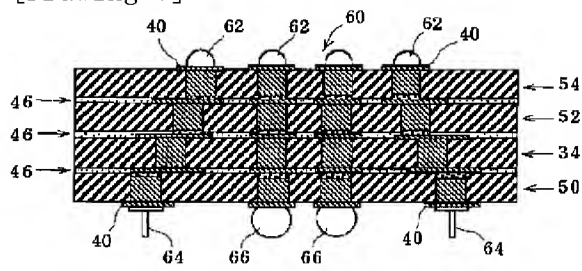
[Drawing 3]



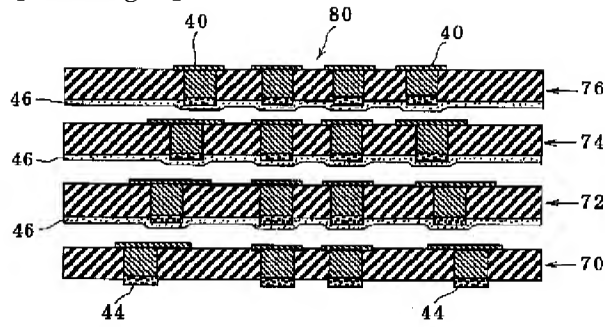
[Drawing 4]



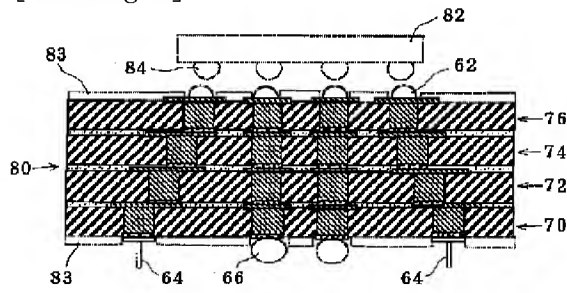
[Drawing 7]



[Drawing 8]

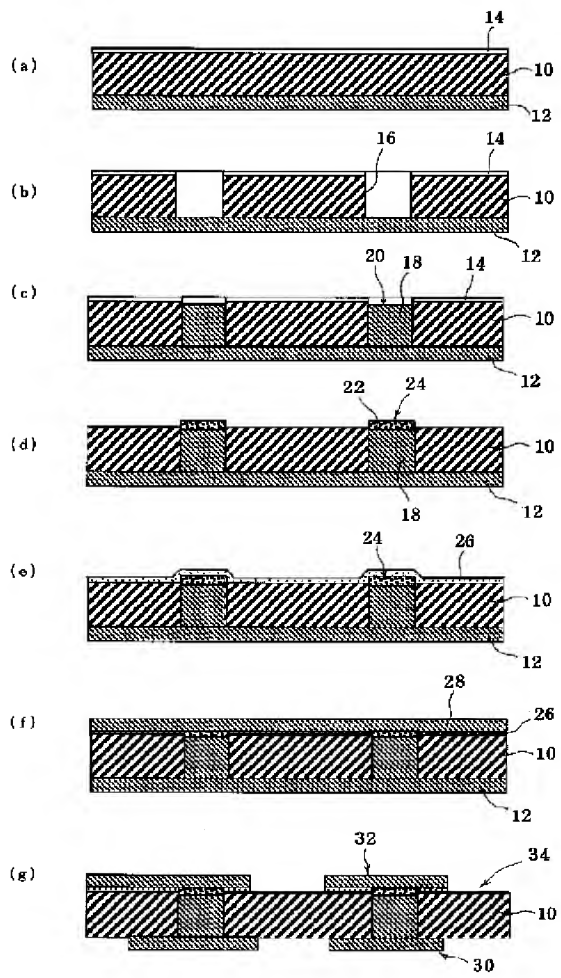


[Drawing 9]

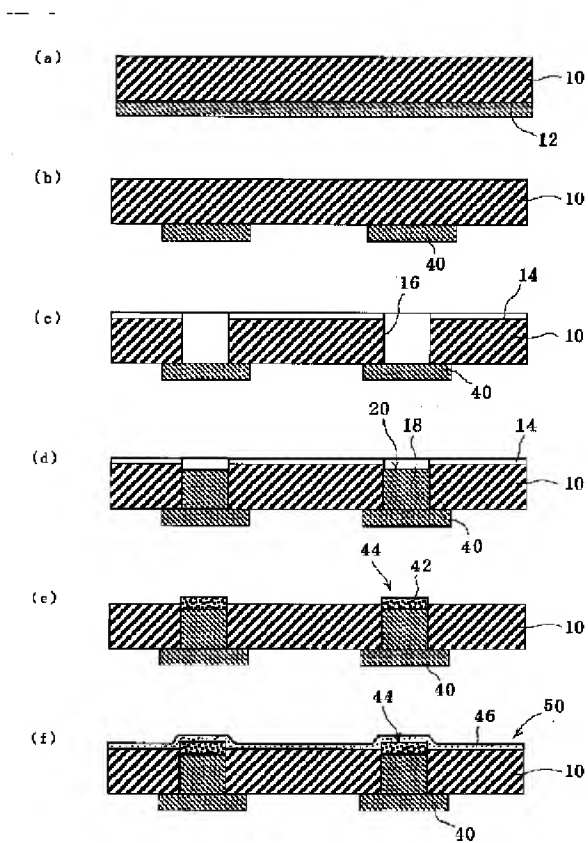


[Drawing 5]

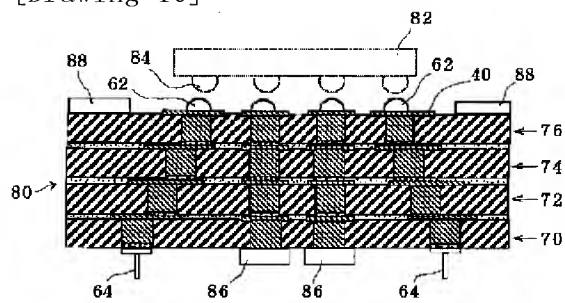




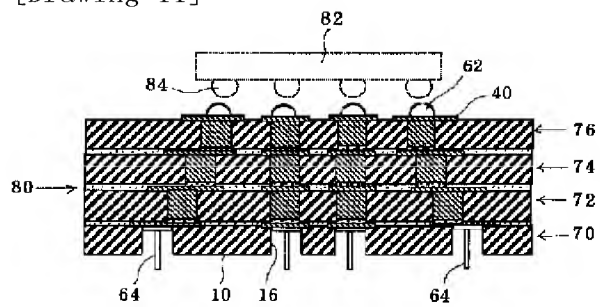
[Drawing 6]



[Drawing 10]



[Drawing 11]



[Translation done.]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号  
特開2001-217550  
(P2001-217550A)

(43)公開日 平成13年8月10日(2001.8.10)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード(参考)
H 0 5 K 3/46		H 0 5 K 3/46	Q 5 E 3 1 7
			C 5 E 3 3 8
			N 5 E 3 4 6
H 0 1 L 23/12		1/02	D
H 0 5 K 1/02		1/11	N
審査請求 未請求 請求項の数 9 O L (全 14 頁) 最終頁に続く			

(21)出願番号 特願2000-245656(P2000-245656)

(22)出願日 平成12年8月14日(2000.8.14)

(31)優先権主張番号 特願平11-335534

(32)優先日 平成11年11月26日(1999.11.26)

(33)優先権主張国 日本(JP)

(71)出願人 000000158

イビデン株式会社

岐阜県大垣市神田町2丁目1番地

(72)発明者 浅井 元雄

岐阜県揖斐郡揖斐川町北方1-1 イビデ  
ン株式会社大垣北工場内

(72)発明者 荻谷 隆

岐阜県揖斐郡揖斐川町北方1-1 イビデ  
ン株式会社大垣北工場内

(74)代理人 100080687

弁理士 小川 順三 (外1名)

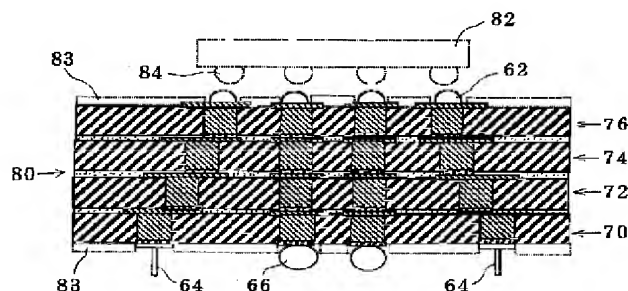
最終頁に続く

(54)【発明の名称】 多層回路基板および半導体装置

(57)【要約】

【課題】 高密度配線および電子部品の高密度実装に有利な多層回路基板およびそれを用いた半導体装置を提供すること。

【解決手段】 絶縁性硬質基材の片面または両面に導体回路を有し、この絶縁性硬質基材を貫通して前記導体回路に達する開口に導電性物質が充填されてなるビアホールを有する回路基板の複数枚が接着剤層を介して積層され、一括して加熱プレスされることにより形成され、積層された複数の回路基板のうち、最も外側に位置する一方の回路基板の表面には、そのビアホールの直上に位置してそのビアホールに電気的に接続される導電性バンプが形成され、最も外側に位置する他方の回路基板の表面には、そのビアホールの直上に位置してそのビアホールに電気的に接続される導電性のピンまたは導電性のボールが配設されていることを特徴とする多層回路基板およびその多層回路基板に搭載される電子部品とを含んだ半導体装置。



【特許請求の範囲】

【請求項1】 絶縁性硬質基材の片面または両面に導体回路を有し、この絶縁性硬質基材を貫通して前記導体回路に達する開口に導電性物質が充填されてなるビアホールを有する回路基板の複数枚が接着剤層を介して積層され、一括して加熱プレスされることにより形成された多層回路基板において、

前記積層された複数の回路基板のうち、最も外側に位置する一方の回路基板の表面には、上記ビアホールの直上に位置してそのビアホールに電氣的に接続される導電性バンプが形成され、最も外側に位置する他方の回路基板の表面には、前記ビアホールの直上に位置してそのビアホールに電氣的に接続される導電性のピンまたは導電性のボールが配設されていることを特徴とする多層回路基板。

【請求項2】 絶縁性硬質基材の片面に導体回路を有し、この絶縁性硬質基材を貫通して前記導体回路に達する開口内に導電性物質が充填されてなるビアホールを有する片面回路基板の複数枚と、絶縁性硬質基材の片面に導体回路を有し、この絶縁性硬質基材を貫通して前記導体回路に達する開口を有する片面回路基板とが接着剤層を介してそれぞれ積層され、一括して加熱プレスされることにより形成された多層回路基板において、前記積層された複数の回路基板のうち、最も外側に位置する一方の回路基板の表面には、上記ビアホールの直上に位置してそのビアホールに電氣的に接続される導電性バンプが形成され、最も外側に位置する他方の回路基板の開口内には、その回路基板の導体回路に電氣的に接続される導電性のピンまたは導電性のボールが配設されていることを特徴とする多層回路基板。

【請求項3】 前記多層回路基板を構成する各回路基板は、そのビアホール位置に対応して、そのビアホールに電氣的に接続する突起状導体が形成されていることを特徴とする請求項1または2に記載の多層回路基板。

【請求項4】 前記多層回路基板を構成する各回路基板のビアホールに充填される導電性物質は、電解めっき処理によって形成された金属めっき層であることを特徴とする請求項1または2に記載の多層回路基板。

【請求項5】 前記各回路基板に形成される隣接するビアホール間の距離は、前記一方の回路基板から他方の回路基板に向かうにつれて大きくなるように形成されることを特徴とする請求項1または2に記載の多層回路基板。

【請求項6】 請求項1ないし5のいずれかに記載の多層回路基板と、その多層回路基板の最も外側の回路基板に形成された導電性バンプに電氣的に接続された電子部品とを含んでなる半導体装置。

【請求項7】 前記電子部品を搭載する最も外側の回路基板の周縁部にはスティフナが配置されるとともに、その回路基板と対向する最も外側の他の回路基板の表面には、コンデンサーチップが電氣的に接続されてなる請求

項6に記載の半導体装置。

【請求項8】 絶縁性硬質基材の片面または両面に導体回路を有し、この絶縁性硬質基材を貫通して前記導体回路に達する開口に電解めっきが充填されてなるビアホールを有し、そのビアホール位置に対応して、そのビアホールに電氣的に接続する突起状導体とを有してなる回路基板の複数枚が接着剤層を介して積層され、一括して加熱プレスされることにより形成された多層回路基板と、その多層回路基板の最も外側に位置する回路基板に電氣的に接続されたLSIチップ等の電子部品とを含んでなる半導体装置において、前記最も外側に位置する一方の回路基板の表面には、前記ビアホールの直上に位置してそのビアホールに電氣的に接続される導電性バンプが形成されるとともに、その導電性バンプに対して前記電子部品が電氣的に接続され、前記電子部品が搭載された回路基板と反対側にある最も外側に位置する回路基板の表面には、前記電子部品直下にあるビアホールに対してチップコンデンサーが電氣的に接続されていることを特徴とする半導体装置。

【請求項9】 前記電子部品が搭載された回路基板の周縁部には、スティフナが接着固定されていることを特徴とする請求項8に記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、超高密度配線に有利な多層回路基板に係り、特に、充填ビアホールを有する片面回路基板の複数枚を、あるいは両面回路基板をコアとしてその両面に片面回路基板をそれぞれ積層し、その積層された回路基板同士を接着剤を介して一括加熱プレスすることにより形成される多層回路基板およびその多層回路基板を用いた半導体装置を提案する。

【0002】

【従来の技術】多層回路基板の最も外側の表面には、LSIチップ等のさまざまな電子部品が搭載される。このような多層回路基板に電子部品を搭載する方法としては、多層回路基板の最も外側の表面に形成された導体回路上の所定位置に、電子部品の端子部を挿入するための部品穴や、その部品穴を囲んだ個所に部品穴の径よりもやや大きな径を持つ接続用のランドを形成させておき、ここに電子部品のリード群がはんだ付けにより接続されるピン実装方式や、導体回路上の所定位置に形成させたランド上にクリームはんだを予め塗布しておき、電子部品の端子部がクリームはんだに接触するように載置した後、はんだが溶融する温度範囲内に保たれた雰囲気内でリフローさせることにより、電子部品が接続される表面実装方式などが挙げられる。

【0003】

【発明が解決しようとする課題】しかしながら、上記のような方法では、導体回路上に適度な大きさの径を有するランドを設けることが不可欠である。しかるに、近年

の電子機器の小型化、高機能化の要請に伴って、電子部品の搭載数が多くなると、ランドの総面積は無視できない程大きくなり、高密度化の阻害要因となっていた。

【0004】また、電子部品を接続するためのはんだ付け作業の際には、不必要な箇所へはんだが流れ、短絡、断線等が起こるのを防止するためのソルダーレジストを、あらかじめ塗布しておくことも不可欠である。このため、ソルダーレジスト印刷の際の位置ずれ誤差を考慮して、配線間に余裕を見て設計する必要がある、このことも高密度化の阻害要因となっていた。

【0005】本発明は、従来技術が抱える上述した課題を解決するために開発されたものであり、その目的とするところは、高密度化の可能な多層回路基板およびそれを用いた半導体装置を提案することにある。

【0006】

【課題を解決するための手段】発明者らは、上記目的の実現に向け鋭意研究した結果、以下に示す内容を要旨構成とする発明に想到した。すなわち、

(1) 本発明の多層回路基板は、絶縁性硬質基材の片面または両面に導体回路を有し、この絶縁性硬質基材を貫通して導体回路に達する開口に導電性物質が充填されてなるビアホールを有する回路基板の複数枚が接着剤層を介して積層され、一括して加熱プレスされることにより形成された多層回路基板において、上記積層された複数の回路基板のうち、最も外側に位置する一方の回路基板の表面には、上記ビアホールの直上に位置してそのビアホールに電気的に接続される導電性パンプが形成され、また最も外側に位置する他方の回路基板の表面には、上記ビアホールの直上に位置してそのビアホールに電気的に接続される導電性のピンまたは導電性のボールが配設されていることを特徴とする。

【0007】(2) また、本発明の多層回路基板は、絶縁性硬質基材の片面に導体回路を有し、この絶縁性硬質基材を貫通して前記導体回路に達する開口に導電性物質が充填されてなるビアホールを有する片面回路基板の複数枚と、絶縁性硬質基材の片面に導体回路を有し、この絶縁性硬質基材を貫通して前記導体回路に達する開口を有する片面回路基板とが接着剤層を介してそれぞれ積層され、一括して加熱プレスされることにより形成された多層回路基板において、前記積層された複数の回路基板のうち、最も外側に位置する一方の回路基板の表面には、上記ビアホールの直上に位置してそのビアホールに電気的に接続される導電性パンプが形成され、最も外側に位置する他方の回路基板の開口内には、その回路基板の導体回路に電気的に接続される導電性のピンまたは導電性のボールが配設されていることを特徴とする。

【0008】上記(1)および(2)の多層回路基板を構成する各回路基板には、そのビアホール位置に対応して、そのビアホールに電気的に接続され、回路基板の表面から突出する突起状導体が形成されていることが望ま

しい。

【0009】また、上記(1)および(2)の多層回路基板を構成する各回路基板のビアホールに充填される導電性物質は、電解めっき処理による金属めっきであることが望ましい。

【0010】さらに、上記多(1)および(2)の多層回路基板において、積層される各回路基板に形成される隣接するビアホール間の距離は、前記一方の回路基板から他方の回路基板に向かうにつれて大きくなるように形成されることが望ましい。

【0011】(3) また、本発明の半導体装置は、請求項1ないし9のいずれかに記載の多層回路基板と、その多層回路基板の最も外側の一方の回路基板に形成された導電性パンプに電気的に接続された電子部品とを含んでなることを特徴とする。

【0012】上記電子部品を搭載する回路基板の周縁部にはスティフナが配置されるとともに、その回路基板に対向する最も外側の回路基板に形成されたビアホールのうち、電子部品搭載位置に対向する位置にあるビアホールに対してチップコンデンサが電気的に接続されることが望ましい。

【0013】(4) また、本発明の半導体装置は、絶縁性硬質基材の片面または両面に導体回路を有し、この絶縁性硬質基材を貫通して前記導体回路に達する開口に電解めっきが充填されてなるビアホールを有し、そのビアホール位置に対応して、そのビアホールに電気的に接続される突起状導体とを有してなる回路基板の複数枚が接着剤層を介して積層され、一括して加熱プレスされることにより形成された多層回路基板と、その多層回路基板の最も外側に位置する回路基板に電気的に接続されたLSIチップ等の電子部品とを含んでなる半導体装置において、前記最も外側に位置する一方の回路基板の表面には、前記ビアホールの直上に位置してそのビアホールに電気的に接続する導電性パンプが形成されるとともに、その導電性パンプに対して前記電子部品が電気的に接続され、前記電子部品が搭載された回路基板と反対側にある最も外側に位置する回路基板の表面には、前記電子部品直下にあるビアホールに対してチップコンデンサが電気的に接続されていることを特徴とする。

【0014】上記半導体装置において、電子部品が搭載された回路基板の周縁部には、基板の反り防止のためのスティフナが接着固定されていることが望ましい。

【0015】

【発明の実施の形態】本発明は、絶縁性硬質基材の片面または両面に導体回路を有し、この絶縁性硬質基材を貫通して前記導体回路に達する開口に導電性物質が充填されてなるビアホールを有する回路基板を構成単位として、これらの複数枚を適切に組み合わせ、あるいは必要に応じて、これらの片面または両面回路基板に加えて、開口に導電性物質が充填されたビアホールを有するが導

体回路を有しないような回路基板と組み合わせ、接着剤層を介して積層した後、一括して加熱プレスすることにより成形した多層回路基板をパッケージ基板として用いた点にある。

【0016】すなわち、積層・一括プレス成形された複数の回路基板のうち、最も外側に位置する一方の回路基板の表面には、電子部品の接続用端子に接続されるべくビアホール直上に位置してビアホールに電気的に接続される導電性バンプが形成され、また最も外側に位置する他方の回路基板の表面には、マザーボード上の接続用穴あるいは接続用パッドに接続されるべく、ビアホール直上に位置してそのビアホールに電気的に接続する導電性ピンまたは導電性ボールが配設されている点に特徴がある。

【0017】① 上記多層化基板を、たとえば4枚の片面回路基板A～Dを用いて構成する場合には、たとえば図1に示すように、最も外側に位置する一方の回路基板Aの表面には、導体回路が露出し、最も外側に位置する他方の回路基板Dの表面には、ビアホールに接続する突起状導体が露出した構造となり、また、図2に示すように、最も外側に位置する回路基板AおよびDの表面には、導体回路が露出した構造となる。

【0018】② また、上記多層回路基板を、3枚の片面回路基板A、B、Cと、1枚の両面回路基板Eとを用いて構成する場合には、たとえば図3に示すように、最も外側に位置する回路基板A、Cの表面には、それぞれ導体回路が露出した構造となる。

【0019】③ さらに、上記多層回路基板を、3枚の片面回路基板A、B、Cと、1枚の導体回路を有しない回路基板Fとを用いて構成する場合には、たとえば図4に示すように、最も外側に位置する回路基板A、Fの表面には、それぞれビアホールに接続する突起状導体が露出した構造となる。

【0020】上記①～③のような組み合わせ以外にも多層回路基板を構成することができるが、最も外側の回路基板の導体回路のビアホール直上に位置する部分は、導体パッドに形成され、また最も外側の回路基板の突起状導体は、その露出部分が加熱プレスの際に熔融して絶縁性基材の表面上にほぼ円形の導体パッドに形成される。

【0021】図1に示すような組み合わせによれば、最上層の回路基板の表面に露出する導体回路上に、LSI等の半導体チップを含んだ電子部品に接続されるべく、適切なはんだ体を供給してはんだバンプが形成され、また最下層の回路基板のビアホール位置に突起状導体によって形成される導体パッドには、マザーボード上の接続用穴あるいは接続用パッドに接続されるべく、T形ピン又ははんだボールが接続されるのが好ましい。

【0022】また、最上層の回路基板の表面に露出する導体回路に、適切なはんだ体を供給することによって、T形ピン又ははんだボールが接続され、最下層の回

路基板のビアホール位置に突起状導体によって形成された導体パッドに、はんだバンプを形成することもできる。

【0023】いずれの組み合わせによる構成においても、上記はんだバンプは、最も外側に位置する一方の回路基板の導体回路の一部に形成された導体パッド上あるいはビアホール直上の突起状導体によって形成された導体パッド上に形成され、T形ピン又ははんだボールは、最も外側に位置する他方の回路基板の表面に露出するビアホール直上の突起状導体によって形成された導体パッド上あるいは導体回路の一部に形成された導体パッド上にそれぞれ配設されることになる。

【0024】このような構成によれば、多層回路基板内に充填ビアホールが高密度に設けられ、こうして高密度化されたビアホールのうち、最も外側に位置する回路基板の表面に露出するビアホール直上に位置して、導電性バンプや、導電性ピンまたは導電性ボールが配設されるので、多層回路基板内の配線層は、このような導電性バンプ、導電性ピンまたは導電性ボールを介して、LSI等の半導体チップを含んだ電子部品やマザーボードに最短の配線長で接続され、高密度配線化が可能となる。

【0025】更に、片面あるいは両面回路基板を同一材料で形成し、それらを積層した構造なので、熱膨張に起因する界面を起点とするクラックや剥離が起きにくく、したがって、温度サイクル試験に対する信頼性も向上する。また、片面回路基板だけを用いて多層回路基板を構成した場合には、配線形成の有無に関わらず反りが発生し難くなる。

【0026】また、導電性バンプ、導電性ピンおよび導電性ボールは、多層回路基板の最も外側に位置する回路基板の表面に露出するビアホール直上に位置して形成されるので、従来技術のようなソルダーレジスト層を形成する必要がなくなる。なぜならば、最も外側に位置する回路基板の絶縁層が、ソルダーレジストの役割を果たしているからである。

【0027】また、本発明の多層回路基板は、積層された複数の回路基板のうち、最も外側に位置する一方の回路基板の表面には、ビアホール直上に位置してそのビアホールに電気的に接続する導電性バンプが形成され、また最も外側に位置する他方の回路基板の開口内にはその導体回路に電気的に接続される導電性のピンまたは導電性のボールが配設される点に特徴がある。

【0028】このような構成によれば、積層された複数の片面回路基板の最も外側に位置する回路基板の一つが充填ビアホールを有しない補強板として機能する（なぜならば、ビアホールは、内層のビアランドよりも小さいため、ビア形成時の状態は、ビアランドの周囲を最も外側の回路基板の絶縁層が押さえていることになるから）とともに、そのような回路基板に設けた開口内に導電性のピンまたは導電性のボールが導体回路と電気的に接続

するように配設されるので、ソルダーレジスト層を必要としない。

【0029】本発明の半導体装置は、上記多層回路基板と、その最も外側の回路基板に形成された導電性バンプに電気的に接続されたLSIチップ等の電子部品とを含んでなることを特徴とする。このような構成によれば、バンプの平坦性が保たれるので、電子部品との未接続がなくなるという効果がある。

【0030】上記半導体装置において、電子部品を搭載する回路基板には、電子部品を囲んだその周縁部にスティフナが配置されるとともに、電子部品を搭載する回路基板と対向する最も外側の回路基板に形成されたビアホールのうち、電子部品搭載位置に対向する位置にあるビアホールに、チップコンデンサーが直接に接続されることが望ましい。このような構成によれば、LSIチップ等の電子部品と、チップコンデンサーとの間の距離を最短化でき、両者間のループインダクタンスを小さくすることができる。

【0031】さらに、本発明の半導体装置は、充填ビアホールを電解めっきによって形成した多層回路基板と、その多層回路基板の最も外側に位置する回路基板に電気的に接続されたLSIチップ等の電子部品とを含んでなり、前記最も外側に位置する一方の回路基板の表面には、前記ビアホールの直上に位置してそのビアホールに電気的に接続する導電性バンプが形成されるとともに、その導電性バンプに対して電子部品がはんだボールを介して電気的に接続され、前記電子部品が搭載された回路基板と反対側にある最も外側に位置する回路基板の表面には、前記電子部品直下にあるビアホールに対してチップコンデンサーが電気的に接続されていることを特徴とする。このような構成によれば、LSI等の電子部品と、チップコンデンサーとの間の距離を最短化でき、両者間のループインダクタンスを小さくすることができる。

【0032】上記半導体装置においては、電子部品が搭載された回路基板の周縁部には、回路基板を構成する各材料の熱膨張率の差異に起因する、基板全体の反りを防止するためのスティフナが接着・固定されていることが望ましい。このスティフナは、たとえば、BT、FR4、FR5のようなガラス-樹脂複合材料や、銅などの金属材料から形成され、回路基板に搭載された電子部品の周囲を取り囲むように配設されるのが好ましい。

【0033】上述したような本発明による多層回路基板および半導体装置において使用される絶縁性基材は、硬化状態のプリプレグではなく、完全に硬化した樹脂材料から形成される硬質の絶縁性基材であり、このような材料を用いることによって、絶縁性基材上へ銅箔を加熱プレスによって圧着させる際に、プレス圧による絶縁性基材の最終的な厚みの変動がなくなるので、ビアホールの位置ずれを最小限度に抑えて、ビアランド径を小さく

できる。したがって配線ピッチを小さくして配線密度を向上させることができる。また、基材の厚みを実質的に一定に保つことができるので、充填ビアホール形成用の開口をレーザ加工によって形成する場合には、そのレーザ照射条件の設定が容易となる。

【0034】このような絶縁性樹脂基材としては、ガラス布エポキシ樹脂基材、ガラス布ビスマレイミドトリアジン樹脂基材、ガラス布ポリフェニレンエーテル樹脂基材、アラミド不織布-エポキシ樹脂基材、アラミド不織布-ポリイミド樹脂基材から選ばれる硬質基材が使用されることが好ましく、ガラス布エポキシ樹脂基材が最も好ましい。

【0035】また、上記絶縁性基材の厚さは、20~600 $\mu$ mが望ましい。その理由は、絶縁性を確保するためである。20 $\mu$ m未満の厚さでは、強度が低下して取扱いが難しくなるとともに、電気的絶縁性に対する信頼性が低くなるからであり、600 $\mu$ mを超えると、微細なビアホール形成用開口が難しくなると共に、基板そのものが厚くなるためである。

【0036】上記範囲の厚さを有するガラスエポキシ基材上に形成されるビアホール形成用開口は、パルスエネルギーが0.5~100mJ、パルス幅が1~100 $\mu$ s、パルス間隔が0.5ms以上、ショット数が3~50の条件で照射される炭酸ガスレーザによって形成されることが好ましく、その開口径は、50~250 $\mu$ mの範囲であることが望ましい。その理由は、50 $\mu$ m未満では開口に導電性物質を充填し難くなると共に、接続信頼性が低くなるからであり、250 $\mu$ mを超えると、高密度化が困難になるからである。

【0037】このような炭酸ガスレーザによる開口形成の前に、絶縁性基材の導体回路形成面と反対側の面に樹脂フィルムを粘着させ、その樹脂フィルム上からレーザ照射を行うのが望ましい。

【0038】この樹脂フィルムは、ビアホール形成用の開口内をデスマ処理し、そのデスマ処理した後の開口内に電解めっき処理によって金属めっきを充填する際の保護マスクとして機能し、またビアホールの金属めっき層の直上に突起状導体を形成するための印刷用マスクとして機能する。

【0039】上記樹脂フィルムは、たとえば、粘着剤層の厚みが1~20 $\mu$ mであり、フィルム自体の厚みが10~50 $\mu$ mであるPETフィルムから形成されるのが好ましい。その理由は、PETフィルムの厚さに依存して後述する突起状導体の高さが決まるので、10 $\mu$ m未満の厚さでは突起状導体が低すぎて接続不良になりやすく、逆に50 $\mu$ mを超えた厚さでは、接続界面で突起状導体が拡がりすぎるので、ファインパターン形成ができないからである。

【0040】上記絶縁性基材を貫通する開口内部に充填される導電性物質としては、導電性ペーストや電解めっ



き処理によって形成される金属めっきが好ましい。充填工程をシンプルにして、製造コストを低減させ、歩留まりを向上させるためには、導電性ペーストの充填が適しているが、接続信頼性の点では電解めっき処理によって形成される金属めっき、たとえば、すず、銀、はんだ、銅／すず、銅／銀等の金属めっきが好ましく、とくに、電解銅めっきが最適である。

【0041】このように導電性物質が充填された開口は、絶縁性基材に形成した導体回路同士を電氣的に接続するビアホールを形成するが、本発明による多層回路基板およびそれを用いた半導体装置においては、積層される各回路基板に形成されるビアホールは、その隣接するビアホール間の距離が、LSIチップ等の電子部品を搭載する側にある最も外側の回路基板については最も小さく、マザーボードに接続される側にある最も外側の他の回路基板については最も大きくなるように形成される、すなわち、積層される各回路基板に形成されるビアホールの配置密度は、LSIチップ等の電子部品を搭載する側の回路基板からマザーボードに接続される側の回路基板に向かうにつれて小さくなるように形成されることが好ましく、このような構成によれば、配線の引き回し性が向上する。

【0042】上記絶縁性基材の片面または両面に形成される導体回路は、厚さが5～18 $\mu$ mの銅箔を、半硬化状態を保持された樹脂接着剤層を介して加熱プレスした後、適切なエッチング処理をすることによって形成されるのが好ましい。このような加熱プレスは、適切な温度および加圧力のもとで行なわれ、より好ましくは、減圧下において行なわれ、半硬化状態の樹脂接着剤層のみを硬化することによって、銅箔を絶縁性基材に対してしっかりと接着され得るので、従来のプリプレグを用いた回路基板に比べて製造時間が短縮される。

【0043】このような導体回路が絶縁性基材の両面に形成されるような回路基板は、多層回路基板のコアとして用いることができ、各ビアホールに対応した基板表面には、導体回路の一部としてのビアランド(パッド)が、その口径が50～250 $\mu$ mの範囲に形成されるのが好ましい。

【0044】また、絶縁性基材の片面に導体回路が形成されるような片面回路基板は、両面回路基板とともに積層される回路基板として用いられるだけでなく、片面回路基板だけを積層して多層化基板を形成することもできる。このような片面回路基板においては、充填ビアホールの真上に突起状導体が形成されることが好ましい。

【0045】上記突起状導体は、導電性ペーストや低融点金属から形成されることが好ましく、各回路基板を積層して、一括して加熱プレスする工程において、導電性ペーストあるいは低融点金属が熱変形するので、前記ビアホール内に充填される導電性物質や金属めっき層の高さのばらつきを吸収することができ、それ故に、接続不

良を防止して接続信頼性に優れた多層回路基板を得ることができる。上記突起状導体は、ビアホール内に充填される導電性物質、たとえば導電性ペーストと同一の材料で、しかも同一の充填工程によって形成することもできる。

【0046】上記積層・加熱プレスにより形成された多層回路基板の、最も外側に位置する回路基板のうち、LSIチップ等の電子部品を搭載する側にある回路基板の表面に、ビアホールの直上に位置して形成される導電性バンプは、たとえば、ドットマトリックス状またはそれより少しずらしたマトリックス状に形成される。

【0047】また、最も外側に位置する回路基板のうち、マザーボードに接続される側にある他の回路基板の表面に、ビアホールの直上に位置して形成された導電性のピンまたは導電性のボールは、たとえば、上記導電性バンプと同様に、ドットマトリックス状またはそれより少しずらしたマトリックス状に形成される。

【0048】以下、本発明の多層回路基板およびそれを用いた半導体装置を製造する方法について、添付図面を参照にして具体的に説明する。

#### (A) 積層用回路基板の形成

(1) 本発明にかかる多層回路基板を製造するに当たって、それを構成する基本となる回路基板は、絶縁性基材10の片面に銅箔12が貼付けられたものを出発材料として用いる。

【0049】この絶縁性基材10は、たとえば、ガラス布エポキシ樹脂基材、ガラス布ビスマレイミドトリアジン樹脂基材、ガラス布ポリフェニレンエーテル樹脂基材、アラミド不織布-エポキシ樹脂基材、アラミド不織布-ポリイミド樹脂基材から選ばれる硬質な積層基材が使用され得るが、ガラス布エポキシ樹脂基材が最も好ましい。

【0050】上記絶縁性基材10の厚さは、20～600 $\mu$ mが望ましい。その理由は、20 $\mu$ m未満の厚さでは、強度が低下して取扱が難しくなるとともに、電氣的絶縁性に対する信頼性が低くなり、600 $\mu$ mを超える厚さでは微細なビアホールの形成および導電性ペーストの充填が難しくなるとともに、基板そのものが厚くなるためである。

【0051】また銅箔12の厚さは、5～18 $\mu$ mが望ましい。その理由は、後述するようなレーザ加工を用いて、絶縁性基材にビアホール形成用の開口を形成する際に、薄すぎると貫通してしまうからであり、逆に厚すぎるとエッチングにより、微細な線幅の導体回路パターンを形成し難いからである。

【0052】上記絶縁性基材10および銅箔12としては、特に、エポキシ樹脂をガラスクロスに含漬させてBステージとしたプリプレグと、銅箔とを積層して加熱プレスすることにより得られる片面銅張積層板を用いることが好ましい。その理由は、銅箔12が後述するように

エッチングされた後の取扱中に、配線パターンやビアホールがずれることがなく、位置精度に優れるからである。

【0053】(2) 次に、両面に導体回路が形成された回路基板を製造する場合には、このような絶縁性基材10の銅箔12が貼付けられた表面と反対側の表面に、保護フィルム14を貼付ける(図6(a)参照)。

【0054】この保護フィルム14は、後述する突起状導体を形成する導電性ペーストの印刷用マスクとして使用され、たとえば、表面に粘着層を設けたポリエチレンテレフタレート(PET)フィルムが使用され得る。前記PETフィルム14は、粘着剤層の厚みが1~20 $\mu$ m、フィルム自体の厚みが10~50 $\mu$ mであるようなものが使用される。

【0055】(3) ついで、絶縁性基材10上に貼付けられたPETフィルム14上から炭酸ガスレーザー照射を行って、PETフィルム14を貫通して、絶縁性基材10の表面から銅箔12(あるいは導体回路パターン)に達する開口16を形成する(図6(b)参照)。このレーザー加工は、パルス発振型炭酸ガスレーザー加工装置によって行われ、その加工条件は、パルスエネルギーが0.5~100mJ、パルス幅が1~100 $\mu$ s、パルス間隔が0.5ms以上、ショット数が3~50の範囲内で

〔電解銅めっき水溶液〕

硫酸銅・5水和物	: 65g/l
レベリング剤(アトテック製、HL)	: 20ml/l
硫酸	: 220g/l
光沢剤(アトテック製、UV)	: 0.5ml/l
塩素イオン	: 40ppm

〔電解めっき条件〕

パブリング	: 3.0リットル/分
電流密度	: 0.5A/dm <sup>2</sup>
設定電流値	: 0.18A
めっき時間	: 130分

【0059】(6) 上記(5)にて電解銅めっき20が充填されなかった開口18の隙間あるいは凹みに対して、保護フィルム14を印刷用マスクとして導電性ペースト22を充填し、絶縁性基材10の表面から保護フィルム14の厚みに相当する分だけ突出した導体部分24(以下、「突起状導体」という)を形成する(図6(d)参照)。

【0060】(7) 次いで、突起状導体24を含んだ絶縁性基材10の表面に接着剤層26を形成する(図6(e)参照)。この接着剤26は半硬化状態、すなわちBステージの接着剤であり、導体回路パターンが形成されるべき銅箔を接着するためのものであり、たとえば、エポキシ樹脂ワニスを使用され、その層厚は10~50 $\mu$ mの範囲が好ましい。

【0061】(8) 上記(7)の工程で接着剤層26を設けた絶縁性基材10の表面に、銅箔28を加熱プレスに

あることが望ましい。このような加工条件のもとで形成され得るビア口径は、50~250 $\mu$ mであることが望ましい。

【0056】(4) 前記(3)の工程で形成された開口16の側面および底面に残留する樹脂残滓を除去するために、デスマリア処理を行う。このデスマリア処理は、酸素プラズマ放電処理、コロナ放電処理、紫外線レーザー処理またはエキシマレーザー処理等によって行われる。特に、開口内に紫外線レーザーまたはエキシマレーザーを照射することによってデスマリア処理するのが、接続信頼性の確保の観点から望ましい。

【0057】このデスマリア処理を、たとえば、YAG第3高調波を用いた紫外線レーザー照射によって行う場合のレーザー照射条件は、発信周波数が3~15KHz、パルスエネルギーが0.1~5mJ、ショット数が10~30の範囲が望ましい。

【0058】(5) 次に、デスマリア処理された基板に対して、以下のような条件で銅箔12をめっきリードとする電解銅めっき処理を施して、開口16内に電解銅めっき18を充填して、充填ビアホール20を形成する(図6(c)参照)。このめっき処理により、開口16の上部に後述する導電性ペースト22を充填するわずかの隙間を残して電解銅めっき18が充填される。

よって圧着して、接着剤層26を硬化させる(図6(f)参照)。その際、銅箔28は硬化した接着剤層26を介して絶縁性基材10に接着され、突起状導体24と銅箔28とが電気的に接続される。この銅箔28の厚さは、5~18 $\mu$ mが望ましい。

【0062】(9) 次いで、絶縁性基材10の両面に貼付けられた銅箔12および28上に、それぞれエッチング保護フィルムを貼付けて、所定の回路パターンのマスクで被覆した後、エッチング処理を行って、導体回路30および32(ビアランドを含む)を形成する(図6(g)参照)。

【0063】この処理工程においては、まず、銅箔12および28の表面に感光性ドライフィルムレジストを貼付した後、所定の回路パターンに沿って露光、現像処理してエッチングレジストを形成し、エッチングレジスト非形成部分の金属層をエッチングして、ビアランドを含

んだ導体回路パターン30および32を形成する。エッチング液としては、硫酸一過酸化水素、過硫酸塩、塩化第二銅、塩化第二鉄の水溶液から選ばれる少なくとも1種の水溶液が望ましい。

【0064】上記銅箔12および28をエッチングして導体回路30および32を形成する前処理として、ファインパターンを形成しやすくするため、あらかじめ、銅箔の表面全面をエッチングして厚さを1~10 $\mu$ m、より好ましくは2~8 $\mu$ m程度まで薄くすることができる。導体回路の一部としてのビアランドは、その内径がビアホール口径とほぼ同様であるが、その外径は、50~250 $\mu$ mの範囲に形成されることが好ましい。

【0065】(10)次に、前記(8)の工程で形成した導体回路30および32の表面を、必要に応じて粗化処理して(粗化層の表示は省略する)、両面回路基板34を形成する。この粗化処理は、多層化する際に、接着剤層との密着性を改善し、剥離(デラミネーション)を防止するためである。粗化処理方法としては、例えば、ソフトエッチング処理や、黒化(酸化)一還元処理、銅一ニッケル—リンからなる針状合金めっき(荏原ユーライト製:商品名インタープレート)の形成、メック社製の商品名「メックエッチボンド」なるエッチング液による表面粗化がある。

【0066】この実施形態においては、上記粗化層の形成は、エッチング液を用いて形成されるのが好ましく、たとえば、導体回路の表面を第二銅錯体と有機酸の混合水溶液からエッチング液を用いてエッチング処理することによって形成することができる。かかるエッチング液は、スプレーやバブリングなどの酸素共存条件下で、銅導体回路パターンを溶解させることができ、反応は、次のように進行するものと推定される。

$$\text{Cu} + \text{Cu(II)A}_n \rightarrow 2\text{Cu(I)A}_{n/2}$$

$$2\text{Cu(I)A}_{n/2} + n/4\text{O}_2 + n\text{AH} \quad (\text{エアレーション}) \rightarrow 2\text{Cu(II)A}_n + n/2\text{H}_2\text{O}$$

式中、Aは錯化剤(キレート剤として作用)、nは配位数を示す。

【0067】上式に示されるように、発生した第一銅錯体は、酸の作用で溶解し、酸素と結合して第二銅錯体となって、再び銅の酸化に寄与する。本発明において使用される第二銅錯体は、アゾール類の第二銅錯体が良い。この有機酸—第二銅錯体からなるエッチング液は、アゾール類の第二銅錯体および有機酸(必要に応じてハロゲンイオン)を、水に溶解して調製することができる。このようなエッチング液は、たとえば、イミダゾール銅(II)錯体 10重量部、グリコール酸 7重量部、塩化カリウム 5重量部を混合した水溶液から形成される。本発明にかかる多層回路基板を構成する両面回路基板は、上記(1)~(10)の工程にしたがって製造される。

【0068】(11)次に、このような両面回路基板の表

裏面にそれぞれ積層される片面回路基板の製造に際して、まず、絶縁性基材10の片面に貼り付けられた銅箔12上に、エッチング保護フィルムを貼付けて、所定の回路パターンのマスクで被覆した後、エッチング処理を行って、導体回路40(ビアランドを含む)を形成する(図7(b)参照)。この処理工程においては、まず、銅箔12の表面に感光性ドライフィルムレジストを貼付した後、所定の回路パターンに沿って露光、現像処理してエッチングレジストを形成し、エッチングレジスト非形成部分の金属層をエッチングして、ビアランドを含んだ導体回路パターン40を形成する。

【0069】エッチング液としては、硫酸一過酸化水素、過硫酸塩、塩化第二銅、塩化第二鉄の水溶液から選ばれる少なくとも1種の水溶液が望ましい。上記銅箔12をエッチングして導体回路40を形成する前処理として、ファインパターンを形成しやすくするため、あらかじめ、銅箔の表面全面をエッチングして厚さを1~10 $\mu$ m、より好ましくは2~8 $\mu$ m程度まで薄くすることができる。

【0070】(12)絶縁性基材10の片面に導体回路40を形成した後、上記(2)~(6)の工程にしたがった処理を行ない、その後、PETフィルム14を絶縁性基材10の表面から剥離させる(図7(c)~図7(e)参照)。

【0071】上記(6)の工程にしたがって形成した突起状導体44(両面回路基板の突起状導体24と区別するために符号44で示す)の絶縁性基材10の表面からの突出高さは、保護フィルム14の厚みにほぼ等しく、5~30 $\mu$ mの範囲が望ましい。その理由は、5 $\mu$ m未満では、接続不良を招きやすく、30 $\mu$ mを越えると抵抗値が高くなると共に、加熱プレス工程において突起状導体24が熱変形した際に、絶縁性基板の表面に沿って拡がりすぎるので、ファインパターンが形成できなくなるからである。

【0072】また、上記突起状導体44は、プレキユアされることが望ましい。その理由は、突起状導体44は半硬化状態でも硬く、積層プレスの段階で接着剤層が軟化する前に、積層される他の回路基板の導体回路(導体パッド)と電氣的接触が可能となるからである。このような突起状導体44は、加熱プレス時に変形して接触面積が増大するので、導通抵抗を低くすることができ、さらに突起状導体44の高さのばらつきが是正される。

【0073】(13)次いで、絶縁性基材10の突起状導体44を含んだ表面に樹脂接着剤46を塗布する(図7(f)参照)。このような樹脂接着剤は、例えば、絶縁性基材10の突起状導体44を含んだ表面全体または突起状導体44を含まない表面に塗布され、乾燥化された状態の未硬化樹脂からなる接着剤層として形成される。この接着剤層は、取扱が容易になるため、プレキユアしておくことが好ましく、その厚さは、5~50 $\mu$ mの範囲

が望ましい。

【0074】前記接着剤層46は、有機系接着剤からなることが望ましく、有機系接着剤としては、エポキシ樹脂、ポリイミド樹脂、熱硬化型ポリフェノレンエーテル（PPE）、エポキシ樹脂と熱可塑性樹脂との複合樹脂、エポキシ樹脂とシリコン樹脂との複合樹脂、BTレジンから選ばれる少なくとも1種の樹脂であることが望ましい。有機系接着剤である未硬化樹脂の塗布方法は、カーテンコート、スピンコート、ロールコート、スプレーコート、スクリーン印刷などを使用できる。また、接着剤層の形成は、接着剤シートをラミネートすることによってもできる。

【0075】上記片面回路基板50は、絶縁性基材10の一方の表面に導体回路40を有し、他方の表面には導電性ペーストの一部が露出して形成される突起状導体44を有し、さらに突起状導体44を含んだ絶縁性基材10の表面に接着剤層46を有して形成され、それらの複数が相互に積層接着されたり、予め製造された両面回路基板34に積層接着されて、多層化基板60が形成されるが、樹脂接着剤46はこのような積層段階で使用されることが好ましい。

#### 【0076】(B) 積層用回路基板の多層化

上記(A)の各処理工程にしたがって製造された両面回路基板34の両面に、3枚の片面回路基板50、52および54が積層されてなる4層基板が、加熱温度150～200℃、加圧力1M～4MPaの条件のもとで、1度のプレス成形により一体化され多層化基板60が形成される(図8参照)。上記のような条件のもとで、加圧と同時に加熱することで、各片面回路基板の接着剤層46が硬化し、隣接する片面回路基板との間で強固な接着が行われる。なお、加熱プレスとしては、真空熱プレスを用いることが好適である。上述した実施の形態では、1層の両面回路基板と3層の片面回路基板とを用いて4層に多層化したが、5層あるいは6層を超える多層化にも適用できる。

【0077】(C) 導電性バンプ、ピン、ボールの配設  
上記(B)の各処理工程にしたがって形成された多層化された回路基板のうち、最も外側に位置する回路基板に導電性バンプを設けて、LSI等の電子部品を直接搭載するようにし、また最も外側に位置する他方の回路基板に導電性ピンまたは導電性ボールを配設して、マザーボード上の接続用端子あるいは導電性ボールに直接的に接続できるパッケージ基板として構成する。

【0078】たとえば、図8に示すような多層化基板60は、最も外側に位置する回路基板50および54の導体回路40がそれぞれ外側に露出した構造であり、このような多層化基板の場合には、それぞれの導体回路40上にビアホール直上に位置した適切なはんだパッド部を設け、これらのはんだパッド部に適切なはんだ体を提供して導電性バンプ62を形成したり、導電性ピン64

または導電性ボール66を接続するように構成する。

【0079】なお、導電性バンプ62を形成するはんだ体としては、融点が比較的低いスズ/鉛はんだ(融点183℃)やスズ/銀はんだ(融点220℃)を用い、導電性ピン64や導電性ボール66を接続するはんだ体としては、融点が230℃～270℃と比較的融点の高いスズ/アンチモンはんだ、スズ/銀はんだ、スズ/銀/銅はんだを用いることが好ましい。

【0080】また、図9に示すような4枚の片面回路基板70、72、74および76が順次積層されてなる4層基板を、適切な加熱、加圧条件のもとで、1度のプレス成形により一体化した多層化基板80を用いる場合には、最も外側に位置する一方の回路基板70は、そのビアホールの直下にある突起状導体が溶融して絶縁性基材10の表面上にほぼ円形の導体パッドを形成し、他方の回路基板76は、その導体回路40のビアホール直上の部分が導体パッドに形成された構造となる。

【0081】このような多層化基板80の場合には、最下層の回路基板70は、そのビアホール直下の導体パッド上に、導電性ピン64または導電性ボール66が接続され、マザーボード(図示を省略した)の接続用端子あるいははんだボールに接続されるようになっており、また最上層の回路基板76は、その導体回路40の一部に形成した導体パッド上に導電性バンプ62が形成されて、LSIチップ等の電子部品82のはんだボール84に接続されるように構成される(図10参照)。また、導電性パッド、導電性ピンまたは導電性ボールを含んだ多層化基板80と、その多層化基板80上に搭載される電子部品82と、多層化基板80が取付けられるマザーボードを含めた全体として半導体装置が構成される。

【0082】図11は、多層化基板80の最も外側に位置する一方の回路基板70に対してチップコンデンサー86が接続・固定され、他方の回路基板76の外周縁に沿って反り防止のためのスティフナ88が固着されている他の半導体装置を示す。このような半導体装置においては、チップコンデンサー86は、セラミックス、チタン酸バリウムなどの高誘電体から形成され、搭載された電子部品82の直下に位置するビアホールに電氣的に接続され、ループインダクタンスの低減を図ることができる。また、スティフナ88は、BT、FR4、FR5のようなガラスエポキシ複合材料や、銅などの金属材料から形成され、回路基板を構成する各材料の熱膨張量の差に起因する反りを防止している。

【0083】さらに、図12に示すように、多層化基板80を構成する最も外側の回路基板の一方は、その導体回路40に形成した導体パッド上に導電性バンプ62を形成し、他方の回路基板(ここでは最下層の回路基板70)は、絶縁性基材10に設けた開口16に電解銅めっき層を充填しないような構成とし、その開口16内に露出する導体回路40に形成した導体パッド部に、適切な

はんだ体を供給して導電性ピン64を接続させた構造とすることもできる。このような構造は、導電性ピン64が絶縁性基材10によってその周囲を囲まれているので、あらためてソルダーレジスト層を設ける必要がなくなる。

【0084】なお、図10において破線で示すように、最も外側の回路基板70および76の表面にソルダーレジスト層83を形成してもよい。この場合、ソルダーレジスト組成物を塗布し、その塗膜を乾燥した後、この塗膜に、開口部を描画したフォトリソマスクフィルムを載置して露光、現像処理することにより、導体回路40のうち、はんだパッド部分を露出させた開口を形成し、その露出したはんだパッド部分に、導電性バンプ62、導電性ピン64あるいは導電性ボール66を設ける。

【0085】上記実施の形態において、各はんだパッド部に「ニッケル—金」からなる金属層を形成することが好ましく、ニッケル層は1～7 $\mu$ mが望ましく、金層は0.01～0.06 $\mu$ mがよい。この理由は、ニッケル層は、厚すぎると抵抗値の増大を招き、薄すぎると剥離しやすいからである。一方金層は、厚すぎるとコスト増になり、薄すぎるとはんだ体との密着効果が低下するからである。

【0086】このようなはんだパッド部に設けたニッケル—金からなる金属層上に、はんだ体を供給し、このはんだ体の熔融・固化によって導電性バンプを形成し、あるいは導電性ピンや導電性ボールをはんだパッド部に接合して、多層回路基板が形成される。

【0087】上記はんだ体の供給方法としては、はんだ転写法や印刷法を用いることができる。ここで、はんだ転写法は、プリプレグにはんだ箔を貼合し、このはんだ箔を開口部分に相当する箇所のみを残してエッチングすることにより、はんだパターンを形成してはんだキャリアフィルムとし、このはんだキャリアフィルムを、基板のソルダーレジスト開口部分にフラックスを塗布した後、はんだパターンがパッドに接触するように積層し、これを加熱して転写する方法である。一方、印刷法は、パッドに相当する箇所に開口を設けた印刷マスク（メタルマスク）を基板に載置し、はんだペーストを印刷して加熱処理する方法である。はんだとしては、スズ—銀、スズ—インジウム、スズ—亜鉛、スズ—ビスマスなどが使用できる。以下、実施例をもとに説明する。

#### 【0088】

##### 【実施例】（実施例1）

（1） まず、多層回路基板を構成する両面回路基板を製作する。この回路基板は、エポキシ樹脂をガラスクロスに含浸させてBステージとしたプリプレグと、銅箔とを積層して加熱プレスすることにより得られる片面銅張積層板を出発材料として用いる。この絶縁性基材10の厚さは75 $\mu$ m、銅箔12の厚さは12 $\mu$ mであり、この積層板の銅箔形成面と反対側の表面に、厚みが10 $\mu$ m

mの粘着剤層を有し、かつフィルム自体の厚みが12 $\mu$ mであるようなPETフィルム14をラミネートする。

【0089】（2） ついで、PETフィルム14上から炭酸ガスレーザ照射を行って、PETフィルム14および絶縁性基材10を貫通して銅箔12に至るビアホール形成用開口16を形成し、さらにその開口16内を紫外線レーザ照射によってデスミア処理した。この実施例においては、ビアホール形成用の開口の形成には、三菱電機製の高ピーク短パルス発振型炭酸ガスレーザ加工機を使用し、全体として厚さ22 $\mu$ mのPETフィルムを樹脂面にラミネートした、基材厚75 $\mu$ mのガラス布エポキシ樹脂基材に、マスクイメージ法でPETフィルム側からレーザビーム照射して100穴/秒のスピードで、150 $\mu$ m $\phi$ のビアホール形成用の開口を形成した。また、デスミア処理用のYAG第3高調波を用いた紫外線レーザ照射装置は、三菱電機社製のGT605LDXを使用し、そのデスミア処理のためのレーザ照射条件は、発信周波数が5KHz、パルスエネルギーが0.8mJ、ショット数が10であった。

【0090】（3） デスミア処理を終えた基板に対して、銅箔12をめっきリードとする電解銅めっき処理を施して、開口16の上部にわずかの隙間を残して、その開口16内に電解銅めっき18を充填してビアホール20を形成する。

【0091】（4） さらに、PETフィルム14を印刷マスクとして、開口16に充填された銅めっき層18上に導電性ペースト22を充填して、絶縁性基材10の表面からほぼPETフィルム14の厚み分だけ突出する突起状導体24を形成する。

【0092】（5） 次に、PETフィルム14を絶縁性基材10の表面から剥離させた後、エポキシ樹脂接着剤を突起状導体24側の全面に塗布し、100℃で30分間の乾燥を行って厚さ20 $\mu$ mの接着剤層26を形成した。

【0093】（6） 上記（5）で形成した接着剤層26上に、厚さ12 $\mu$ mの銅箔28を、加熱温度180℃、加熱時間70分、圧力2MPa、真空度 $2.5 \times 10^3$  Paの条件のもとで加熱プレスした。

【0094】（7） その後、基板両面の銅箔12および28に適切なエッチング処理を施して、導体回路30および32（ビアランドを含む）を形成して、両面回路基板34を作製した。

【0095】（8） 次に、積層用の片面回路基板を作製する。この回路基板は、両面回路基板34と同様の片面銅張積層板を出発材料として用いた。まず、絶縁性基材10上の銅箔12に適切なエッチング処理を施して、導体回路40を形成し、さらに、導体回路40と反対側に位置する絶縁性基材10の表面に、PETフィルム14をラミネートした。

【0096】（9） その後、上記（2）～（5）の工程

にしたがって処理することによって、絶縁性基材 10 の一方の表面に導体回路 40 が形成され、絶縁性基材 10 の他方の面から導体回路 40 に達する開口内に電解銅めっき 18 が充填されるとともに、その電解銅めっき 18 上に突起状導体 44 が形成され、さらに突起状導体 44 を含んだ絶縁性基材 10 の表面にエポキシ樹脂接着剤 46 が塗布された。このエポキシ樹脂接着剤はプレキュアされ、多層化のための接着剤層を形成し、このような片面回路基板 50 を 3 枚作製した。

【0097】(10) 上記(1)～(9)の処理によって形成された、1 枚の両面回路基板 34 と、3 枚の片面回路基板 50、52 および 54 を、図 3 に示すような所定の位置にスタックし、真空熱プレスを用いて 180℃ の温度で積層一括プレスすることによって、全層が I V H 構造を有する多層化基板 60 を作成した(図 8 参照)。

【0098】(11) このような多層回路基板 60 を構成する最も外側の回路基板のうち、一方の回路基板 50 (下層基板) の導体回路 40 上に、熔融温度が約 230℃ のスズ/アンチモンはんだによって T ピン 64 又ははんだボール 66 を接続し、他方の回路基板 54 (上層基板) の導体回路 40 上には、熔融温度が約 183℃ のスズ/鉛はんだからなるはんだ体を供給し、はんだバンプ 62 を形成して多層回路基板を製作し、さらに、この多層回路基板の上層回路基板に電子部品 82 を載置した状態で、スズ/鉛はんだ熔融点近傍の雰囲気内でリフローさせて、はんだバンプ 62 に電子部品 82 のはんだボール 84 を熔融固着させることによって、多層回路基板と電子部品とからなる半導体装置を製造した。

【0099】(実施例 2) 4 層の片面回路基板を図 1 に示すような所定位置に積層して、一括加熱プレスすることによって多層化基板を形成し、最も外側に位置する一方の回路基板の導体回路(導体パッド)に対してはんだバンプを形成し、他方の回路基板の外側に露出する突起状導体が加熱プレスされて形成された導体パッドに対して、T ピン又ははんだボールが接着されたこと以外は、実施例 1 と同様にして多層回路基板および半導体装置を製造した。

【0100】(実施例 3) 図 12 に示すように、4 層の片面回路基板のうち、最も外側に位置する回路基板の一方を、その導体回路に形成した導体パッド上に導電性バンプを形成し、他方の回路基板を、絶縁性基材に設けた開口に電解銅めっき層を充填しないような構成とし、その開口内に露出する導体回路に形成した導体パッドに、はんだ体を供給して導電性ピン 64 を接続させた構造としたこと以外は、実施例 1 と同様にして多層回路基板および半導体装置を製造した。

【0101】上記実施例 1～3 について、LSI チップからはんだバンプ、BGA(ボールグリッドアレイ)または PGA(ピングリッドアレイ)までの配線長、ランド

形成数およびランド総面積を調べた結果、従来のプリント配線板より、配線長さで  $8/10 \sim 1/2$  となり、ランド形成数は  $1.5 \sim 2.0$  倍、ランド面積は  $2/3 \sim 8/10$  となり高密度配線が可能となった。

#### 【0102】

【発明の効果】以上説明したように、本発明の多層回路基板によれば、硬質の絶縁性基材の片面または両面に導体回路を有し、導体回路形成面と反対側の面からレーザー照射により形成した微細な開口に導電性物質を充填したビアホールを有する回路基板の複数枚を積層して一括加熱プレスすることによって形成した多層化基板のうち、最も外側にある一方の回路基板にはそのビアホール直下に導電性バンプを形成し、他方の回路基板にはそのビアホール直下に導電性ピンまたは導電性ボールを配設したパッケージ基板に構成したので、多層化基板内の配線を高密度化できるとともに、多層化基板の最も外側の表面に、電子部品やマザーボードとの電気的接続をなす導電性バンプ、導電性ピンまたは導電性ボールを高密度に配置することができるので、高密度配線および電子部品の高密度実装が可能となる。また、応力も緩和される構造であるため、配線に反りもなく、T ピンや導電性バンプの平坦性も確保することができる。

#### 【図面の簡単な説明】

【図 1】本発明にかかる多層回路基板を構成する片面回路基板の一積層状態を示す図である。

【図 2】本発明にかかる多層回路基板を構成する片面回路基板の他の積層状態を示す図である。

【図 3】本発明にかかる多層回路基板を構成する片面回路基板のその他の積層状態を示す図である。

【図 4】本発明にかかる多層回路基板を構成する片面回路基板の更にその他の積層状態を示す図である。

【図 5】(a)～(g) は、本発明にかかる多層回路基板を構成する両面回路基板の製造工程の一部を示す図である。

【図 6】(a)～(f) は、本発明にかかる多層回路基板を構成する片面回路基板の製造工程の一部を示す図である。

【図 7】本発明にかかる多層回路基板の一実施形態を示す図である。

【図 8】本発明にかかる多層回路基板を構成する片面回路基板のビアホール位置を説明するための図である。

【図 9】本発明にかかる多層回路基板の他の実施形態を示す図である。

【図 10】本発明にかかる多層回路基板の更に他の実施形態を示す図である。

【図 11】本発明にかかる多層回路基板の他の実施形態を示す図である。

#### 【符号の説明】

10 絶縁性基材

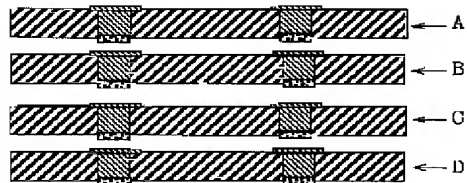
12 銅箔



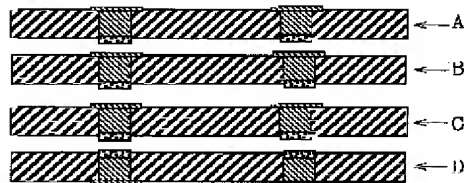
14 保護フィルム  
16 ビアホール形成用開口  
18 電解銅めっき  
20 充填ビアホール  
22、42 導電性ペースト  
24、44 突起状導体  
26、46 樹脂接着剤層  
28 銅箔  
30、32 導体回路  
34 両面回路基板  
40 導体回路

50 片面導体回路  
60、80 多層化基板  
62 はんだバンプ  
64 ピン  
66 はんだボール  
70、72、74、76 片面回路基板  
82 LSI等の電子部品  
83 ソルダレジスト層  
84 はんだボール  
86 チップコンデンサ  
88 スティフナ

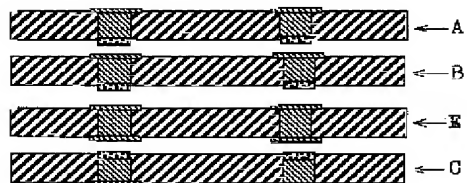
【図1】



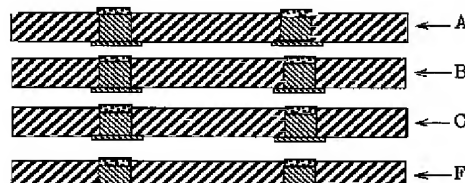
【図2】



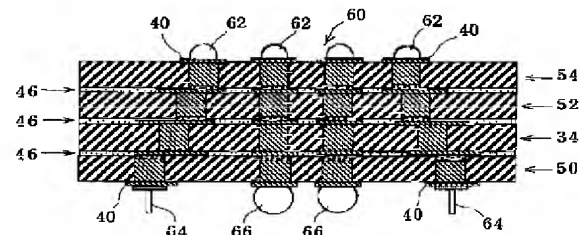
【図3】



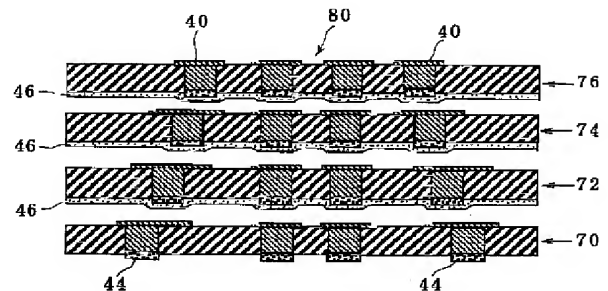
【図4】



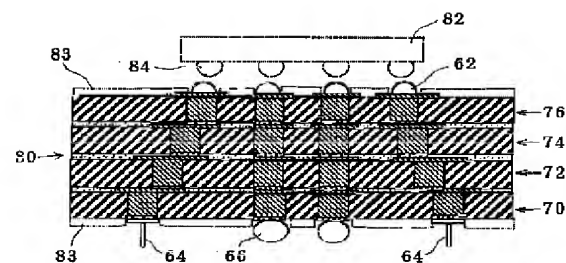
【図7】



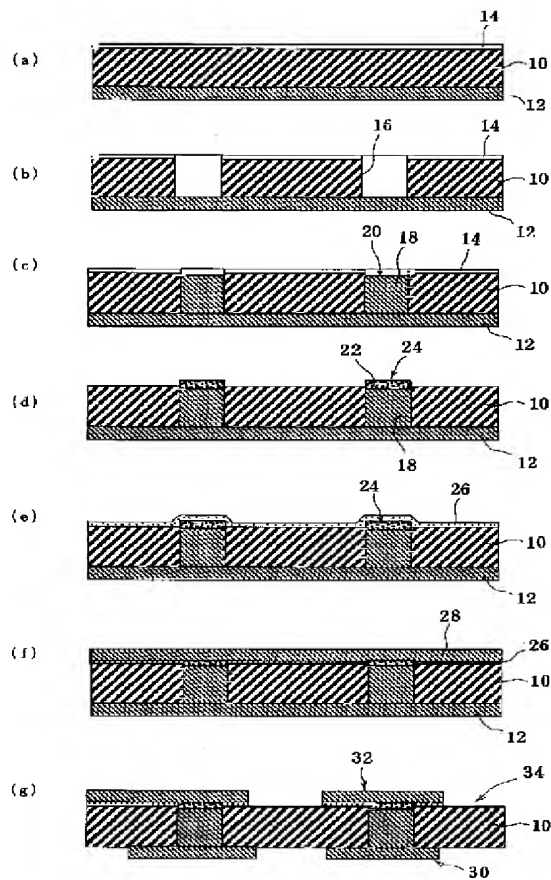
【図8】



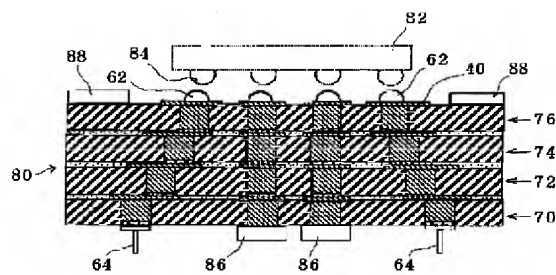
【図9】



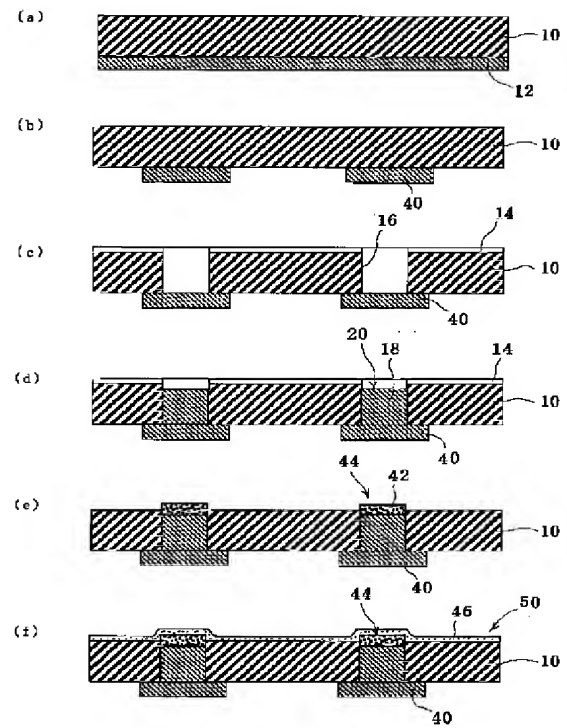
【図5】



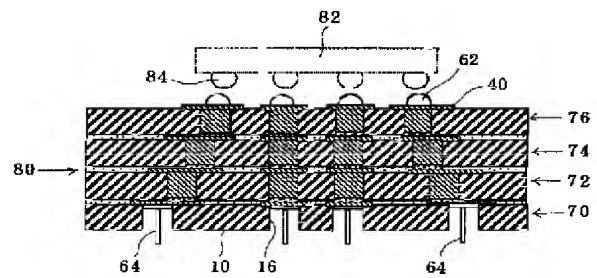
【図10】



【図6】



【図11】



フロントページの続き

(51)Int.Cl.<sup>7</sup>  
H05K 1/11

識別記号

F I  
H01L 23/12

(参考)

B  
N



F ターム(参考) 5E317 AA01 AA24 BB01 BB11 CC08  
CC25 CC31 CC53 CD34 CD40  
GG09 GG14  
5E338 AA03 BB02 BB12 BB25 BB72  
BB75 CC01 CD03 CD33 EE26  
5E346 AA05 AA06 AA12 AA15 AA22  
AA32 AA43 AA51 CC02 CC04  
CC09 CC32 DD02 DD12 DD32  
DD45 EE06 EE09 EE13 EE15  
EE18 FF04 FF07 FF14 FF18  
FF24 FF35 FF45 GG15 GG17  
GG18 GG22 GG25 GG28 HH11  
HH22 HH25